

RS

2

1036 U.S. PTO
10/015371
12/12/01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re the Application of : **Kazuaki NAGAMINE, et al.**
Filed: : **Concurrently herewith**
For: : **NODE DEVICE IN NETWORK,**
Serial No. : **Concurrently herewith**

Assistant Commissioner for Patents
Washington, D.C. 20231

December 12, 2001

PRIORITY CLAIM AND
SUBMISSION OF PRIORITY DOCUMENT

SIR:

Applicant hereby claims priority under 35 USC 119 from **JAPANESE** patent application no. **2001-235507** filed **August 2, 2001**, a certified copy of which is enclosed.

Any fee, due as a result of this paper, not covered by an enclosed check, may be charged to Deposit Acct. No. 50-1290.

Respectfully submitted,

Samson Helfgott
Reg. No. 23,072

ROSENMAN & COLIN, LLP
575 MADISON AVENUE
IP Department
NEW YORK, NEW YORK 10022-2584
DOCKET NO.: FUJH 19.250
TELEPHONE: (212) 940-8800

日本国特許庁
JAPAN PATENT OFFICE

J1036 U.S. Pro
10/015371
12/12/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2001年 8月 2日

出願番号
Application Number:

特願2001-235507

出願人
Applicant(s):

富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年10月19日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3091477

【書類名】 特許願

【整理番号】 0150500

【提出日】 平成13年 8月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 12/42
H04L 12/437

【発明の名称】 ネットワークにおけるノード装置およびネットワークシステム

【請求項の数】 5

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士
通株式会社内

【氏名】 長嶺 和明

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士
通株式会社内

【氏名】 柴 和彦

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士
通株式会社内

【氏名】 谷口 徹

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100094514

【弁理士】

【氏名又は名称】 林 恒▲徳▼

【代理人】

【識別番号】 100094525

【弁理士】

【氏名又は名称】 土井 健二

【手数料の表示】

【予納台帳番号】 030708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704944

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ネットワークにおけるノード装置およびネットワークシステム

【特許請求の範囲】

【請求項1】 複数のノード装置が伝送路により接続されたネットワークを複数接続するためのノード装置であって、

前記接続される複数のネットワークのそれぞれに設けられた伝送路からのデータをそれぞれ入力する複数の入力部と、

前記接続される複数のネットワークのそれぞれに設けられた伝送路へデータをそれぞれ出力する複数の出力部と、

前記入力部から入力されたデータを前記出力部にスイッチングするスイッチング部と、

を備え、

前記入力部にデータを入力する伝送路のうち、前記複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路からのデータを入力する入力部が、他の入力部よりも高速の伝送速度を有する、

ノード装置。

【請求項2】 請求項1において、

前記入力部の少なくとも一部が他の入力部と異なる伝送速度を有し、前記出力部の少なくとも一部が他の出力部と異なる伝送速度を有する、

ノード装置。

【請求項3】 請求項1において、

前記出力部からデータを出力する伝送路のうち、前記複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路にデータを出力する出力部が、他の出力部よりも高速の伝送速度を有する、

ノード装置。

【請求項4】 請求項1において、

前記複数のネットワークが双方向ラインスイッチリングにより構成され、

前記ノード装置は、

前記入力部にデータを入力する伝送路および前記出力部からデータを出力する伝送路が前記複数のネットワークのいずれの伝送路であるかを示すリング構成情報と記憶する記憶部と、

前記接続される複数のネットワークのそれぞれのトポロジー情報、スケルチ情報、および切り替え情報を、前記リング構成情報に基づいて、対応するネットワークごとに生成し前記出力部を介して送信する送信部と、

前記切り替え情報に基づいて、スイッチ動作およびブリッジ動作を含む切り替え処理を実行する切り替え部と、

をさらに備えているノード装置。

【請求項5】 複数の第1のノード装置が伝送路により接続された第1のネットワークと、

複数の第2のノード装置が伝送路により接続された第2のネットワークと、

前記第1のネットワークの伝送路の一部と前記第2のネットワークの伝送路の一部とに接続された第3のノード装置と、

を備え、

前記第3のノード装置は、該第3のノード装置に接続された前記伝送路の少なくとも一部により送受信されるデータを、それ以外の前記第1のネットワークの伝送路および前記第2のネットワークの伝送路により送受信されるデータよりも高速に送受信する、

ネットワークシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数のノード装置が伝送路により接続されたネットワークに設けられるノード装置に関し、特に、ネットワークを複数接続するためのノード装置に関する。

【0002】

【従来の技術】

複数のノード装置（以下、単に「ノード」という。）を光ファイバ等の伝送路

によりリング状に接続したリンクネットワークは、單一方向パススイッチリング（UPSR : Uni-directional Path Switched Ring）方式と双方向ラインスイッチリング（BLSR : Bi-directional Line Switched Ring）方式とに大別することができる。

【0003】

図20（A）は、UPSR方式によるリングネットワークの構成およびデータの伝送の様子を示すブロック図であり、同図（B）は、BLSR方式によるリングネットワークの構成およびデータの伝送の様子を示すブロック図である。両図とも、ノードAに入力されたデータがノードDから出力される様子を示している。

【0004】

UPSR方式では、ノードAに入力されたデータは、ノードBおよびCの双方に伝送され、ノードBおよびCからノードDに与えられる。ノードDは、正常運用時では、ノードBおよびCから与えられたデータのうち、ノードC側からのデータを選択し、出力する。ノードDに入力されたデータがノードAから出力される場合も同様に伝送される。

【0005】

一方、BLSR方式では、ノードAに入力されたデータは、ノードCにのみ伝送され、ノードCからノードDに与えられた後、ノードDから出力される。ノードDに入力されたデータが、ノードDから出力される場合も同様に伝送される。ノードAからノードBへの伝送路、および、ノードBからノードCへの伝送路は、後述するように、障害発生時の迂回路（予備回線、保護回線）として利用される。

【0006】

図21（A）は、UPSR方式によるリングネットワークにおいて、伝送路に障害が発生した場合の情報の伝送経路を示し、図20（B）は、BLSR方式によるリングネットワークにおいて、伝送路に障害が発生した場合の情報の伝送経路を示している。これらの図では、ノードCとノードDとの間の伝送路に障害が発生した場合が示されている。

【0007】

U P S R 方式では、伝送路に障害が発生していない状況においても、ノードAに入力されたデータは、ノードAからノードCを経由して、ノードDへ与えられるとともに、ノードAからノードBを経由してノードDに与えられる。したがって、ノードC-D間の伝送路に障害が発生した場合には、障害が発生していないノードA-B-Dの経路を伝送されたデータが、ノードDで選択される。すなわち、ノードDは、ノードC側からのデータを、ノードD側からのデータに切り換える処理を行う。

【0008】

一方、B L S R 方式では、A P S (Automatic Protection Switch) プロトコルによって救済措置がとられる。すなわち、ノードAからノードCに与えられたデータは、ノードCでブリッジ (Bridge) され、ノードAに戻った後、ノードBを経由してノードDへ与えられ、ノードDでスイッチ (Switch) されて、ノードDから出力される。

【0009】

たとえば、障害が発生していないときに使用される回線（現用回線、Work Channel）をチャネル1から24、障害発生時に使用される回線（予備回線、保護回線、Protection Channel）をチャネル25から48とすると、ノードAからノードCへ現用回線のチャネル1を使用して伝送されたデータは、ノードCでチャネル1および予備回線のチャネル25の双方に出力（ブリッジ）される。チャネル1に出力されたデータは、ノードC-D間で障害によりノードDへは伝送されない。チャネル25に出力されたデータは、ノードC-A-B-Dに伝送され、ノードDにおいて、チャネル25からチャネル1に戻され（スイッチされ）、出力される。

【0010】

このようなリングネットワークを用いて、より大規模なリングネットワークを構築する場合には、リングネットワークを複数結合することが行われる。図22は、4つのリングネットワークL1～L4を結合したネットワークシステムの構成を示すブロック図である。

【0011】

リングネットワーク間の接続部には、伝送路に障害が発生した場合にも、迂回路により対処できるように、冗長を持たせる構成が採用される。たとえば、ノードD-I間の伝送路に障害が生じた場合には、ノードDからEおよびHを介してノードIへ向かう経路が形成される。

【0012】

【発明が解決しようとする課題】

しかし、このような従来のネットワーク相互接続部には、ノードが少なくとも4つ必要となり、ハードウェア量が増加するとともに、コストが増大する。

【0013】

また、リングネットワーク間に囲まれた部分の伝送路には、あるリングネットワークのノードから他のリングネットワークのノードへ送信されるデータ（トラフィック）が伝送されるため、囲まれていない伝送路よりも多くのデータが伝送されることとなる。

【0014】

しかしながら、従来のリングネットワークは、ノード間の各伝送路が同じ帯域を持つことが前提であるために、リングネットワーク間に囲まれた部分の伝送路は、輻輳を生じ、ボトルネックとなることがあった。一方、リングネットワークの伝送路全体の帯域を上げると、リングネットワーク間で囲まれた部分の伝送路以外の伝送路の帯域が有效地に利用されない事態を招く。

【0015】

本発明は、このような状況に鑑みなされたものであり、その目的は、ネットワークを相互接続する際のハードウェアの増加、および、これに伴うコストの増大を抑えることにある。

【0016】

また、本発明の他の目的は、ネットワークを複数接続した場合におけるトラフィックの輻輳を防止するとともに、伝送路の帯域を有効利用することにある。

【0017】

本発明のさらに他の目的は、ネットワークの回線の利用状況（通信量）に合わ

せた柔軟な伝送帯域幅を提供することにある。

【0018】

【課題を解決するための手段】

前記目的を達成するために、本発明によるノード装置は、複数のノード装置が伝送路により接続されたネットワークを複数接続するためのノード装置であって、前記接続される複数のネットワークのそれぞれに設けられた伝送路からのデータをそれぞれ入力する複数の入力部と、前記接続される複数のネットワークのそれぞれに設けられた伝送路へデータをそれぞれ出力する複数の出力部と、前記入力部から入力されたデータを前記出力部にスイッチングするスイッチング部と、を備え、前記入力部にデータを入力する伝送路のうち、前記複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路からのデータを入力する入力部が、他の入力部よりも高速の伝送速度を有する。

【0019】

本発明の第1の側面によると、複数のネットワークを複数の伝送路が1つのノード装置の複数の入力部および出力部に接続される。したがって、複数のネットワークを1つのノード装置により接続することができる。これにより、ネットワークを相互接続する際のハードウェアの増加、および、これに伴うコストの増大を抑えることができる。

【0020】

また、本発明の第1の側面によると、入力部にデータを入力する伝送路のうち、複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路からのデータを入力する入力部が、他の入力部よりも高速の伝送速度を有する。共有される伝送路には、複数のネットワークからのトラフィックが通信されるので、この伝送路の入力部の伝送速度を高速にすることにより、輻輳が回避され、通信ボトルネックが解消される。

【0021】

好ましくは、前記入力部の少なくとも一部が他の入力部と異なる伝送速度を有し、前記出力部の少なくとも一部が他の出力部と異なる伝送速度を有する。したがって、トラフィック量の多い入力部および出力部の伝送速度を、トラフィック

量の少ない入力部および出力部の伝送速度より大きくすることにより、ネットワークを複数接続した場合におけるトラフィックの輻輳が防止され、また、伝送路の帯域を有効利用することができる。

【0022】

また、好ましくは、前記出力部からデータを出力する伝送路のうち、前記複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路にデータを出力する出力部が、他の出力部よりも高速の伝送速度を有する。共有される伝送路には、複数のネットワークからのトラフィックが通信されるので、この伝送路の出力部の伝送速度を高速にすることにより、輻輳が回避され、通信ボトルネックが解消される。

【0023】

本発明の第1の側面の一実施の形態においては、前記複数のネットワークが双方方向ラインスイッチリングにより構成され、前記ノード装置は、前記入力部にデータを入力する伝送路および前記出力部からデータを出力する伝送路が前記複数のネットワークのいずれの伝送路であるかを示すリング構成情報を記憶する記憶部と、前記接続される複数のネットワークのそれぞれのトポロジー情報、スケルチ情報、および切り替え情報を、前記リング構成情報に基づいて、対応するネットワークごとに生成し前記出力部を介して送信する送信部と、前記切り替え情報に基づいて、スイッチ動作およびブリッジ動作を含む切り替え処理を実行する切り替え部と、をさらに備えている。

【0024】

これにより、ネットワークが複数接続された場合であっても、各ネットワークごとに、トポロジー情報、スケルチ情報、および切り替え情報を送信することができる。

【0025】

本発明の第2の側面によるネットワークシステムは、複数の第1のノード装置が伝送路により接続された第1のネットワークと、複数の第2のノード装置が伝送路により接続された第2のネットワークと、前記第1のネットワークの伝送路の一部と前記第2のネットワークの伝送路の一部とに接続された第3のノード装

置と、を備え、前記第3のノード装置は、該第3のノード装置に接続された前記伝送路の少なくとも一部により送受信されるデータを、それ以外の前記第1のネットワークの伝送路および前記第2のネットワークの伝送路により送受信されるデータよりも高速に送受信するものである。

【0026】

本発明の第2の側面によると、前述した第1の側面と同様の作用効果を得ることができる。

【0027】

【発明の実施の形態】

1. ネットワークシステムの全体構成

図1は、本発明の一実施の形態によるネットワークシステムの構成例を示すブロック図である。このネットワークシステム1は、一例として、それぞれ単独では、SONET (Synchronous Optical Network) におけるOC (Optical Carrier) - 192の10G [bps] の伝送速度を有するリングネットワークL1～L4を4つ結合したものである。各リングネットワークL1～L4は、BLSR方式を採用する。

【0028】

このネットワークシステム1は、12個のノード装置（または伝送装置、以下、単に「ノード」という。）A～L、ならびに、これらのノード間を接続する伝送路として、32本の光ファイバF11～F18、F21～F28、F31～F38、およびF41～F48を備えている。

【0029】

ノードCは、リングネットワークL1とL2との接続点に設けられ、両リングネットワークL1およびL2により共有される。同様にして、ノードDはリングネットワークL1とL4との接続点に、ノードEはリングネットワークL2とL3との接続点に、ノードFはリングネットワークL3とL4との接続点に、それぞれ設けられる。

【0030】

これらリングネットワーク間の接続点に設けられるノードC～Fにより、新た

なリングネットワークL5が形成される。このリングネットワークL5も、本実施の形態では、BLSR方式のリングネットワークとして構成される。

【0031】

リングネットワークL1～L4のそれぞれにおいて、APS (Automatic Protection Switch) プロトコルによる処理が実行される。また、リングネットワークL5においても、APSプロトコルによる処理が実行される。

【0032】

したがって、ノードCは、自己が属するリングネットワークL1, L2, およびL5のそれぞれのトポロジー情報およびスケルチ情報（スケルチテーブル）を有し、リングネットワークL1, L2, およびL5のそれぞれについて、APSプロトコルによる処理（切り替え情報（K1およびK2情報）の送信、切り替え処理（スイッチ、ブリッジ、スケルチ））を実行することとなる。

【0033】

同様にして、ノードD, E, およびFも、自己が属する複数のリングネットワークのそれぞれのトポロジー情報およびスケルチ情報を有し、各リングネットワークについて、APSプロトコルによる処理を実行する。

【0034】

また、ノードC～Fは、複数のリングネットワークに属することから、どの光ファイバがどのリングネットワークに属するかを示すリング構成情報（後述）を有する。ノードC～Fは、このリング構成情報に基づいて、トポロジー情報およびスケルチ情報を送信し、自己の属するリングネットワークのいずれに対してAPSプロトコルによる処理を実行するかを決定する。

【0035】

光ファイバF11～F14, F21～F24, F31～F34, およびF41～F44は、図中、半時計方向に信号を伝送するものである。光ファイバF15～F18, F25～F28, F35～F38, およびF45～F48は、図中、時計方向に信号を伝送するものである。以下では、光ファイバを「ライン」と呼ぶ場合もある。

【0036】

このネットワークシステム1は、4つの10G [bps] の伝送速度（伝送容量）を有するリングネットワークを結合したものである。したがって、ネットワークシステム1を構成する光ファイバは、原則として10G [bps] の伝送速度を有するが、リングネットワークL5を構成する光ファイバには、他の光ファイバよりも高速の伝送速度（大きな伝送容量）が割り当てられる。

【0037】

すなわち、光ファイバF13, F16, F24, F25, F31, F38, F42, およびF47には、10G [bps] よりも高速の伝送速度（本実施の形態では40G [bps]）が割り当てられる。ただし、これらの光ファイバには、他の10G [bps] の光ファイバと同じものが使用され、伝送速度だけが高速化される。したがって、光ファイバのコストが増大するわけではない。

【0038】

このように伝送速度を高速にした理由は、リングネットワークL5を伝送されるトラフィックは、リングネットワークL1～L4のそれぞれのトラフィックに加えて、複数のリングネットワークに亘って送信されるトラフィック（たとえば、リングネットワークL1のノードからL3のノード（およびその逆方向）へ、ならびにリングネットワークL4のノードからL2のノード（およびその逆方向）へ伝送されるトラフィック）も含むため、他の光ファイバよりも大きな伝送容量が必要となることによる。

【0039】

このように、リングネットワークを複数組み合わせた場合において、より多くのトラフィックが伝送されるラインをより大きな伝送容量とすることにより、通信ボトルネックが解消される。また、他のラインの伝送容量は、10G [bps] に維持されるので、これらのラインの帯域の有効利用も図られる。

【0040】

なお、10G [bps] の4倍の40G [bps] としたのは、一例であり、具体的にどのような値にするかは、トラフィック量等のネットワークシステムの特性を考慮して、実験、シミュレーション、実際の運用等に鑑み決定される。また、ラインF13, F16, F24, F25, F31, F38, F42, および

F47を40G [bps]としたのも、一例であり、トラフィック量によっても、これらのラインの一部が10G [bps]のまととされる場合もあるし、これら以外の他のラインが40G [bps]とされることもある。さらに、たとえば、ラインF16およびF25を40G [bps]とし、ラインF24およびF13が30G [bps]とするように異なる値とすることもできるし、これらすべてのラインの伝送速度を異なる値とすることもできる。

【0041】

このネットワークシステム1では、10G [bps]のライン（以下「10Gライン」という。）と40G [bps]のライン（以下「40Gライン」という。）とが存在するので、両ライン間で信号を伝送するノードC～Fは、10Gラインからの情報を40Gラインへの情報に多重化するとともに、40Gラインからの情報を10Gラインに多重分離する必要がある。このための方法（方式）として、デジタルラッパ（Digital Wrapper）方式（方法）とOHT（Overhead Byte Transparency）方式（方法）とがある。

【0042】

以下、両方式におけるフレームの多重化方法、両方式におけるノードC、D、E、およびFの構成、正常運用時（障害が発生していない時）のAPSプロトコルによる処理、および障害発生時のAPSプロトコルによる処理について説明する。

【0043】

2. フレームの多重化方法

図2（A）は、デジタルラッパ方式における情報の多重化方法を示し、図2（B）は、OHT方式における情報の多重化方法を示している。

【0044】

デジタルラッパ方式において、10ラインのフレーム（以下「10Gフレーム」という。）から40Gラインのフレーム（以下「40Gフレーム」という。）を作成する場合には、4つの10Gフレームのオーバヘッド部（セクションオーバヘッド（SOH：Section Overhead）およびラインオーバヘッド（LOH：Line Overhead））とペイロード部（情報部）とが、40Gフレームのペイロー

ド部にそのまま格納され、40Gフレーム用のオーバヘッド部（SOHおよびLOH）が新たに付加される。

【0045】

一方、OHT方式では、4つの10Gフレームのペイロード部が40Gフレームのペイロード部に格納され、4つの10Gフレームのオーバヘッド部のうち、必要な情報のみが40Gフレームのオーバヘッド部に格納される。

【0046】

このようにデジタルラッパ方式では、4つの10Gフレーム（オーバヘッド部およびペイロード部）に加えて、40Gフレーム用のオーバヘッド部が付加されるので、40Gラインの伝送容量は、実際には、オーバヘッド部の部分を加えた $40G + \alpha [bps]$ （ α はオーバヘッド部に伝送容量に対応する正の数値）となる。

【0047】

なお、オーバヘッド部には、トポロジー情報、スケルチ情報（スケルチテーブル）、APSプロトコルに基づく切り替え情報（K1およびK2情報）等が含まれるのは言うまでもない。

【0048】

3. ノードの構成

リングネットワークL5を構成するノードC, D, E, およびFは、いずれも同じ構成を有する。したがって、以下では、ノードCを代表として、その構成を説明することとする。なお、これらノードC, D, E, およびF以外のノードA, B, G, H, I, J, K, およびLは、2つの10Gラインが入力され、2つの10Gラインが出力される従来のノードと同じ構成を有するので、ここではその説明を省略する。

【0049】

3. 1. デジタルラッパ方式におけるノードの構成

図3は、デジタルラッパ方式におけるノードCの構成を示すブロック図である。

【0050】

ノードCは、制御装置10, 10Gライン用の光／電気信号変換器(O/E)11, 12, 10Gライン用の電気／光信号変換器(E/O)13, 14, 10Gライン用の多重分離器(DMUX)15, 16, 26, 27, 10Gライン用の多重化器(MUX)17, 18, 24, 25, 40Gライン用のE/O40, 41, 40Gライン用のO/E42, 第1のデジタルラッパ部(ラッパA(bit rate up))32, 33, 第2のデジタルラッパ部(ラッパB(MUX))36, 37, 第3のデジタルラッパ部(ラッパC(bit rate down))34, 35, 第4のデジタルラッパ部(ラッパD(DMUX))38, 39, スイッチ部(SW)19, 20, 30, 31, スイッチコア部(SW-CORE)23, ブリッジ部(BR)21, 22, 28, 29, およびオーバヘッド部を終端するOH終端装置44～46を備えている。

【0051】

ここで、BR22, SW20, MUX24, 25, DMUX26, 27, BR28, 29, およびSW30, 31のそれぞれは、4つの10Gラインのデータを処理するので、10Gラインのデータを処理するものを4つ備えている。

【0052】

O/E11, 12は、それぞれ、10GラインF12, F28に接続され、これらのラインから入力された光信号を電気信号に変換し、DMUX15, 16に与える。E/O13, 14は、それぞれ、10GラインF17, F21に接続され、MUX17, 18から入力された電気信号を光信号に変換して、10GラインF17, F21へ出力する。

【0053】

O/E42, 43は、それぞれ、40GラインF16, F24に接続され、これらのラインから入力された光信号を電気信号に変換して、DMUX38, 39に与える。E/O40, 41は、それぞれ、40GラインF13, F25に接続され、MUX36, 37から入力された電気信号を光信号に変換して、40GラインF13, F25へ出力する。

【0054】

デジタルラッパ方式では、前述したように、40Gのペイロード部にオーバ

ヘッド部が加わるので、実際には、オーバヘッド部の分だけ、伝送容量を増大させる必要がある。このため、O/E 42, 43 および E/O 40, 41 は、ともにオーバヘッド部の分（図3では α ）だけ伝送容量（伝送速度）が大きく設定されている。

【0055】

DMUX 15, 16 は、それぞれ、10G ライン F12, F28 の 10G フレームのオーバヘッド部とペイロード部とを分離し、ペイロード部を SW19 に与え、オーバヘッド部を OH 終端装置 44 に与える。ラッパ D38, 39 は、それぞれ、40G (+ α) ライン F16, F24 の 40G フレームのオーバヘッド部とペイロード部とを分離し、ペイロード部を ラッパ C34, 35 に与え、オーバヘッド部を OH 終端装置 46 に与える。

【0056】

MUX 17, 18 は、制御装置 10 から与えられるオーバヘッド部と、BR21 から与えられるペイロード部とを多重化して 10G フレームを構成し、構成した 10G フレームを E/O 13, 14 にそれぞれ与える。ラッパ B36, 37 は、制御装置 10 から与えられるオーバヘッド部と、ラッパ A32, 33 からそれぞれ与えられるペイロード部とを多重化して 40G フレームを構成し、構成した 40G フレームを E/O 40, 41 にそれぞれ与える。

【0057】

SW19, 20 は、制御装置 10 の制御の下、障害発生時に、APS プロトコルによるスイッチを行うものである。障害が発生していない正常運用時には、SW19, 20 は、入力データをスイッチすることなく、SW-CORE 23 に与える。

【0058】

BR21, 22 は、制御装置 10 の制御の下、障害発生時に、APS プロトコルによるブリッジを行うものである。障害が発生していない正常運用時には、BR21, 22 は、SW-CORE 23 からの入力データをブリッジすることなく、MUX 17, 18 または 24, 25 に出力する。

【0059】

SW-CORE23は、制御装置10の制御の下、入力データのクロスコネクト（スイッチング）を行い、入力データが出力側のラインに出力されるようにする。たとえば、正常運用時において、10GラインF12からの入力データを10GラインF21に出力する場合には、SW-CORE部23は、10GラインF12からの入力データをクロスコネクトして、BR21、MUX18およびE/O14を介して10GラインF21に出力されるようにする。

【0060】

MUX24、25は、それぞれ、BR22から与えられる4つの10Gフレームのペイロード部と制御装置10から与えられる10Gフレームのオーバヘッド部とを多重化し、4つの10Gフレームを構成し、BR28、29に出力する。BR28、29は、制御装置10の制御の下、10Gフレーム単位でブリッジを行うものである。

【0061】

ラッパA32、33は、それぞれ、BR28、29から与えられる4つの10Gフレームのペイロード部を1つの40Gフレームのペイロード部（図2（A）参照）に格納するとともに、40G [bps] の速度に変換し（bit rate up），ラッパB36、37に出力する。

【0062】

ラッパC34、35は、それぞれ、ラッパD38、39から与えられた40Gフレームのペイロード部に含まれる4つの10フレームを4つに分解するとともに、10G [bps] の速度に変換し（bit rate down），SW30、31に出力する。

【0063】

SW30、31は、それぞれ、制御装置10の制御の下、DMUX38、39から与えられた4つの10Gフレームを、10フレーム単位でスイッチするものである。

【0064】

DMUX26、27は、それぞれ、SW30、31から与えられる4つの10Gフレームを、オーバヘッド部とペイロード部とに分離し、オーバヘッド部を○

H終端装置45に与え、ペイロード部をSW20に与える。

【0065】

OH終端装置44～46は、オーバヘッド部を終端するものであり、入力されたオーバヘッド部が、制御装置10に読み取り可能に記憶される。OH終端装置44には、10Gフレームのオーバヘッド部が入力される。OH終端装置45には、40Gフレームのペイロード部に含まれる10Gフレームのオーバヘッド部が入力される。OH終端装置46には、40Gフレームのオーバヘッド部が入力される。

【0066】

制御装置10は、OH終端装置44～46に記憶されたオーバヘッド部を参照し、オーバヘッド部に含まれるトポロジー情報およびスケルチ情報を記憶する。なお、トポロジー情報およびスケルチ情報は、一旦、記憶されると、その後、トポロジー情報またはスケルチ情報に変更（更新）がない限り更新されない。

【0067】

また、制御装置10は、オーバヘッド部に含まれる切り替え情報（K1, K2情報）に基づいてSW19, 20, 30, 31, BR21, 22, 28, 29等を制御し、APSプロトコルによる切り替え処理（ブリッジおよびスイッチ）、スケルチ処理等を行う。たとえば、OH終端装置46に記憶された40Gフレームのオーバヘッド部の切り替え情報に基づいて、40GのリングネットワークL5の切り替え処理、スケルチ処理等が行われる。また、OH終端装置45に記憶された10Gフレームのオーバヘッド部の切り替え情報に基づいて、10GのリングネットワークL1の切り替え処理、スケルチ処理等が行われる。

【0068】

さらに、制御装置10は、自己のノードへの入力ラインに障害が発生すると、これを検知し、APSプロトコルによる切り替え情報を生成して、この切り替え情報をオーバヘッド部に格納して他のノードに送信する。

【0069】

また、前述したように、制御装置10は、SW-CORE23を制御して、クロスコネクトを行う。なお、制御装置10の制御信号が流れる制御線の図示は省

略されている。

【0070】

制御装置10が記憶するトポロジー情報は、前述したように、自己のノード（ここではノードC）が接続されているリングネットワークL1, L2およびL5のそれぞれのトポロジー情報である。制御装置10が記憶するスケルチ情報についても同様である。

【0071】

さらに、制御装置10は、自己のノードに接続されたラインが、どのリングネットワークに属するものであるかを示すリング構成情報を有する。たとえば、ノードCの制御装置10が有するリング構成情報は、ラインF12, F17（図1参照）がリングネットワークL1に属し、ラインF21, F28がリングネットワークL2に属し、ラインF13, F16がリングネットワークL1およびL5に属し、ラインF24, F25がリングネットワークL2およびL5に属するという情報である。なお、ここでは、リング構成情報をライン（光ファイバ）の識別符号F12等により表現しているが、制御装置10の内部では、ラインの識別符号ではなく、ラインの入出力インターフェースであるO/EまたはE/Oに付された識別情報により表現されていてもよい。

【0072】

制御装置10は、このリング構成情報に基づいて、トポロジー情報、スケルチ情報、および切り替え情報を送信するとともに、クロスコネクトおよびAPSプロトコルによる切り替え処理（後に詳述）を実行する。

【0073】

たとえば、ラインF12（すなわちO/E11）から入力されたトポロジー情報は、ラインF12がリングネットワークL1の属するというリング構成情報に基づいて、リングネットワークL1を構成するラインF13（すなわちE/O40）に出力される。ラインF24（O/E43）から入力されたトポロジー情報については、40Gフレームのオーバヘッド部にあるトポロジー情報と、ペイロード部に格納された10Gフレームのオーバヘッド部にあるトポロジー情報とによって送信先が異なる。前者は、ラインF24がリングネットワークL5に属す

るというリング構成情報に基づいて、リングネットワークL5に属するラインF13に出力される。後者のうちノードHからのものは、ラインF24がリングネットワークL2に属するというリング構成情報に基づいて、ラインF21に出力される。

【0074】

なお、制御装置10は、CPUまたはマイクロコンピュータと、これらCPUまたはマイクロコンピュータにより実行されるプログラムとによって構成することもできるし、プログラムによって実行される処理を実現したハードウェア回路によって構成することもできる。

【0075】

3. 2. O H B T方式におけるノードの構成

図4は、O H B T方式におけるノードCの構成を示すブロック図である。デジタルラッパ方式におけるノードの構成要素と同じものには、同じ符号を付し、その説明を省略することとする。

【0076】

O H B T方式では、40Gラインに接続されるE/O59~62として、40G [bps] の伝送速度を有するものが用いられる。

【0077】

また、O H B T方式では、デジタルラッパ部32~35に代えてO H B T部55~58が設けられる。O H B T部55, 56は、それぞれ、MUX51, 52にから与えられる4つの10Gフレームを1つの40Gのフレームにする。O H B T部57, 58は、それぞれ、40Gラインから入力されたフレームを4つの10Gフレームに分解する。10Gフレームのペイロード部は、DMUX53, 54にそれぞれ与えられ、オーバヘッド部は、O H終端装置45に与えられる。

【0078】

デジタルラッパ方式に設けられているBR28, 29およびSW30, 31が設けられていない。

【0079】

制御装置50は、制御装置10とほぼ同様の機能を有するが、障害発生時における処理が一部異なるので、異なる符号を付している。異なる処理については、後に詳述する。

【0080】

4. APSプロトコルによる処理

ネットワークシステム1では、ラインまたはノードに障害が発生した場合のAPSプロトコルによる処理が、ディジタルラッパ方式の場合とOHT方式の場合とで異なる場合がある。

【0081】

以下では、2つの伝送経路#1および#2を例にとり、両方式におけるAPSプロトコルの処理の共通点および相違点について説明する。

【0082】

4. 1. 正常運用時のAPSプロトコルによる処理

まず、正常運用時におけるAPSプロトコルによる処理について説明する。図5は、ネットワークシステム1において、障害が発生していない正常運用時における2つの伝送経路#1および#2を示している。

【0083】

伝送経路#1では、ノードAに入力された10G [bps] のデータ（以下「10Gデータ」という。）が、ノードAからノードD、ノードCおよびノードEを経由してノードIから出力される。ノードDは、10GラインF15からの10Gデータを、ディジタルラッパ方式またはOHT方式により40G [bps] のデータ（以下「40Gデータ」という。）に変換して、ラインF16に出力する。また、ノードEは、40GラインF25からの40Gデータを、ディジタルラッパ方式またはOHT方式により10Gデータに変換し、ラインF32に出力する。

【0084】

伝送経路#2では、ノードBに入力された10Gデータが、ノードCおよびノードDを経由して、ノードAから出力される。ノードCは、10GラインF12からの10Gデータを、ディジタルラッパ方式またはOHT方式により40G

データに変換し、ラインF13に出力する。また、ノードEは、40GラインF25からの40Gデータを、デジタルラッパ方式またはOHT方式により10Gデータに変換し、ラインF32に出力する。

【0085】

このように、伝送経路#2は、リングネットワークL1上に形成されるとともに、その一部は、リングネットワークL5上に重ねて形成される。また、伝送経路#2は、リングネットワークL1, L5, L2, およびL3上に形成される。

【0086】

したがって、APSプロトコルによる切り替え情報（K1, K2情報）も、これらのリングネットワークのそれぞれで個別に通信されるが、リングネットワークL2およびL3上を送信される切り替え情報は、リングネットワークL1上を送信される切り替え情報と同様であるので、以下では、リングネットワークL1およびL5上を送信される切り替え情報を例に挙げて説明する。

【0087】

図6（A）は、正常運用時におけるリングネットワークL1上の切り替え情報の内容を示し、図6（B）は、正常運用時におけるリングネットワークL5上の切り替え情報の内容を示している。この切り替え情報の送受信シーケンスは、図8および図9の時刻T1までのシーケンス図に示されている。図8（A）および図9（A）は、リングネットワークL1の切り替え情報の送受信シーケンス図であり、図8（B）および図9（B）は、リングネットワークL5の切り替え情報の送受信シーケンス図である。

【0088】

図中、符号1a, 1b, 2a, 1A, 1B, 2A等は、切り替え情報を表す符号である。また、小文字のアルファベットを含む符号は、リングネットワークL1の切り替え情報の符号であり、大文字のアルファベットを含む符号は、リングネットワークL5の切り替え情報の符号である。以下に説明する図8～10, 12～14, 16～18においても同様である。

【0089】

なお、K1情報は、「スイッチのプライオリティ／送信先ノードID」を示し

ている。K2情報は、「送信元ノードID／ショートパス(S) またはロングパス(L)／ブリッジおよびスイッチのステータス」を示している。たとえば、切り替え情報1aのK1情報「NR/B」は、スイッチのプライオリティとして「No Request」であり、送信先ノードがノードBであることを示している。また、切り替え情報1aのK2情報「A/S/IDLE」は、送信元ノードがノードAであり、パスがショートパスであり、ブリッジおよびスイッチのステータスがIDLEであることを示している。

【0090】

これらリングネットワークL1およびL5においてそれぞれ送信される切り替え情報およびその送受信シーケンスは、通常のAPSプロトコルに基づくものである。また、デジタルラッパ方式によるものとOGBT方式によるものとは同じである。ただし、ノードCおよびノードDの制御装置10または50には、リング構成情報が設けられ、このリング構成情報に基づいて、切り替え情報の送信先ノードが判断されている。そして、リングネットワークL1の切り替え情報はリングネットワークL1の送信先ノードに、リングネットワークL5の切り替え情報はリングネットワークL5の送信先ノードに、それぞれ送信される。

【0091】

4. 2. 障害時のAPSプロトコルによる処理

(1) 10Gラインの障害

図7は、10GラインF14およびF15に障害が発生した場合における、伝送経路#1および#2の各迂回経路#3および#4を示している。同図(A)は、デジタルラッパ方式における迂回経路を、同図(B)は、OGBT方式における迂回経路を、それぞれ示している。

【0092】

図8は、10Gラインに障害が発生した場合のデジタルラッパ方式における切り替え情報の送受信シーケンス図であり、同図(A)はリングネットワークL1のシーケンス図であり、同図(B)はリングネットワークL5のシーケンス図である。図9は、10Gラインに障害が発生した場合のOGBT方式における切り替え情報の送受信シーケンス図であり、同図(A)はリングネットワークL1

のシーケンス図であり、同図（B）はリングネットワークL5のシーケンス図である。また、図10は、図8および9の切り替え情報の内容を示している。

【0093】

図8および図9のシーケンス図は、時刻T1にラインF14, F15に障害が発生し、時刻T2に障害が復旧した場合を示している。したがって、時刻T1からT2までの処理が、APSプロトコルによるスイッチおよびブリッジ動作のための切り替え情報の送受信シーケンスを示し、時刻T2からT3までは、ラインの障害が復旧した直後から切り戻しタイマ（Wait to Restore）の経過までの切り替えAPS情報の送受信シーケンスを示している。時刻T3以後は、切り戻しタイマ経過後の切り戻しAPSシーケンスを示している。図中、「×」が示されている切り替え情報は、ラインの障害により、送信先ノードに送信されないことを示している。後述する図12, 13, 16, および17においても同様である。

【0094】

なお、K1情報の「SF-R」は、ラインに障害は生じたことを示す“Signal Fail Ring”を意味する。「RR-R」は、“Reverse Request Ring”を、「WTR」は“Wait to Restore”を、それぞれ意味する。また、K2情報の「RD I」は“Remote Defect Indication”を、「Br & Sw」は“Bridge and Switch”を意味し、「Br」は“Bridge”を意味する。以下の図14および18においても同じである。

【0095】

10GラインF14およびF15に障害が発生すると、ラインF14については、その受信側ノードAが障害を検知し、ラインF15については、その受信側ノードDが障害を検知する。

【0096】

障害検知後、ノードAは、そのリング構成情報に基づいて、ラインF14がリングネットワークL1にのみ属するラインであると判断する。同様にして、ノードDは、リング構成情報に基づいて、ラインF15がリングネットワークL1にのみ属するラインであると判断する。

【0097】

その結果、ノードAおよびDは、デジタルラッパ方式およびO H B T方式のいずれにおいても、リングネットワークL1においてのみ、A P Sプロトコルによるブリッジおよびスイッチを実行するための切り替え情報をリングネットワークL1上に送信する。これにより、リングネットワークL1においてのみ、A P Sプロトコルによる切り替え処理（ブリッジおよびスイッチ）が実行される。一方、リングネットワークL5では、正常運用時における切り替え情報の送受信が行われ、切り替え処理は実行されない。

【0098】

切り替えの結果、図5の伝送経路#1については、ノードAでブリッジが実行され、ノードDでスイッチが実行される。伝送経路#2については、ノードDでブリッジが実行され、ノードAでスイッチが実行される。

【0099】

この切り替え情報の送信および切り替え処理は、通常のA P Sプロトコルによるものである。ただし、ノードCおよびノードDの制御装置10または50には、リング構成情報が設けられ、このリング構成情報に基づいて、スイッチおよびブリッジを実行するための切り替え情報がリングネットワークL1上に送信される。

【0100】

なお、他の10Gライン（たとえばリングネットワークL1のラインF12、リングネットワークL2のラインF21等）に障害が発生した場合についても、同様の処理、すなわち10Gのリングネットワークにおける切り替え処理が行われる。

【0101】

(2) 40Gラインの障害

図11は、40GラインF13およびF16に障害が発生した場合における、伝送経路#1および#2の各迂回経路#5および#6を示している。同図（A）は、デジタルラッパ方式における迂回経路を、同図（B）は、O H B T方式における迂回経路を、それぞれ示している。

【0102】

図12は、40Gラインに障害が発生した場合のデジタルラッパ方式における切り替え情報の送受信シーケンス図であり、同図(A)はリングネットワークL1のシーケンス図であり、同図(B)はリングネットワークL5のシーケンス図である。図13は、40Gラインに障害が発生した場合のOHT方式における切り替え情報の送受信シーケンス図であり、同図(A)はリングネットワークL1のシーケンス図であり、同図(B)はリングネットワークL5のシーケンス図である。また、図14は、切り替え情報の内容を示している。

【0103】

40GラインF13およびF16に障害が発生すると、ラインF13については、その受信側ノードDが障害を検知し、ラインF16については、その受信側ノードCが障害を検知する。

【0104】

障害検知後、ノードDは、そのリング構成情報に基づいて、ラインF13がリングネットワークL1およびL5に属するラインであると判断する。同様にして、ノードCは、リング構成情報に基づいて、ラインF16がリングネットワークL1およびL5に属するラインであると判断する。

【0105】

その結果、ノードCおよびDは、デジタルラッパ方式およびOHT方式のいずれにおいても、リングネットワークL1およびL5の双方において、APSプロトコルによるブリッジおよびスイッチを実行するための切り替え情報をリングネットワークL1およびL5上にそれぞれ送信する必要があると判断する。

【0106】

しかし、デジタルラッパ方式においては、前述したように10Gフレームのオーバヘッド部は、40Gフレームのペイロード部にそのまま格納され、送信される。したがって、障害が発生したラインF13およびF16の両端のノードCとDとの間で通信されるべき10Gフレームのオーバヘッド部の情報は、40GのリングネットワークL5に形成される迂回路によって、ノードC-D間に通信される。このため、40GのリングネットワークL5における切り替え処理を行

って、リングネットワークL5上で迂回路を形成することにより、ノードC-D間における10Gフレームのオーバヘッド部の通信が確保される。

【0107】

一方、OHT方式では、このような10Gフレームのオーバヘッド部の情報が40GのリングネットワークL5の迂回路によってノードC-D間で通信されない。

【0108】

したがって、デジタルラッパ方式では、ノードCおよびノードDの各制御装置10は、リングネットワークL5にのみ、障害発生時の切り替え情報を送信し、リングネットワークL1には、正常運用時の切り替え情報を送信するように制御する。すなわち、10Gのリングネットワークと40Gのリングネットワークとで共有されるラインに障害が発生した場合に、デジタルラッパ方式では、40Gのリングネットワークにおいてのみ、障害発生時の切り替え情報を送信するように、ノードCおよびノードDの制御装置10があらかじめ設定されている。

【0109】

これにより、リングネットワークL5にのみ、切り替え処理（ブリッジおよびスイッチ）が実行される。一方、OHT方式では、制御装置50は、リングネットワークL1およびL5の双方に障害発生時の切り替え情報を送信する。これにより、リングネットワークL1およびL5の双方で、切り替え処理が実行される。

【0110】

なお、図12のデジタルラッパ方式によるシーケンス図における時刻T2以降の復旧処理についても、リングネットワークL1については、切り替え処理が行われていないので、正常運用時の切り替え情報の送受信が続行されている。

【0111】

他の40Gラインに障害が発生した場合についても、同様の処理が行われる。

【0112】

(3) ノードの障害

図15は、40GのリングネットワークL5（および10Gのリングネットワ

ークL2) 上にあるノードCに障害が発生した場合における、伝送経路#1および#2の各迂回経路#7および#8を示している。同図(A)は、デジタルラッパ方式における迂回経路を、同図(B)は、OHT方式における迂回経路を、それぞれ示している。

【0113】

図15から明らかなように、迂回経路#7および#8は、デジタルラッパ方式におけるものと、OHT方式におけるものと同じである。ただし、これらの迂回経路を形成すためのAPSプロトコルによる切り替え情報の送受信シーケンスが、両方式で異なっている。

【0114】

図16は、ノードCに障害が発生した場合のデジタルラッパ方式における切り替え情報の送受信シーケンス図であり、同図(A)はリングネットワークL1のシーケンス図であり、同図(B)はリングネットワークL5のシーケンス図である。図17は、ノードCに障害が発生した場合のOHT方式における切り替え情報の送受信シーケンス図であり、同図(A)はリングネットワークL1のシーケンス図であり、同図(B)はリングネットワークL5のシーケンス図である。また、図18は、切り替え情報の内容を示している。

【0115】

ノードCに障害が発生した場合には、ノードCから出力される10GラインF17, F21, および、40GラインF13, F25に障害が発生した場合と同様の状況となる。したがって、10GラインF17の障害については、その受信側ノードBが障害を検知し、40GラインF13については、その受信側ノードDが障害を検知する。40GラインF25の障害については、その受信側ノードEが、10GラインF21の障害については、その受信側ノードGが障害を検知する。

【0116】

まず、ノードDの処理について説明する。

【0117】

ノードDが40GラインF13の障害を検知すると、OHT方式では、前述

した40Gラインの障害時におけるAPSプロトコルの処理と同様に、ノードDは、40GのリングネットワークL5および10GのリングネットワークL1の双方で切り替え処理が実行されるように、双方のリングネットワークに切り替え情報を送信する。

【0118】

一方、デジタルラッパ方式では、ノードDは、40GのリングネットワークL5における切り替え処理のみを実行し、10GのリングネットワークL1における切り替え処理を行わない。

【0119】

したがって、両方式のAPSプロトコルによる切り替え情報の送受信シーケンス（図16および図17参照）を比較すると、40GのリングネットワークL5における送受信シーケンスは、両方式ともに、2つの40GラインF13およびF25の障害発生時の送受信シーケンスとなり、同じとなる。一方、10GのリングネットワークL1におけるシーケンスは、両方式間で、異なったものとなる。

【0120】

まず、OHT方式では、リングネットワークL1においても、切り替え処理が実行されるので、その送受信シーケンスは、リングネットワークL5におけるものと同じとなる（図17（A）および（B）参照）。

【0121】

一方、デジタルラッパ方式では、ノードDは、障害検知直後、リングネットワークL1の切り替え処理を実行しない。したがって、ノードDは、障害を検知しても、ノードCには、正常運用時の切り替え情報4bを送信し（図16（A）の①）、図17（A）に示すOHT方式のように、切り替え情報25aを送信しない。また、ノードDは、ノードAには、OHT方式のように切り替え情報25a（図17（A）の⑤）を送信しない。

【0122】

一方、ノードBも障害を検知するので、ノードDは、ノードBからノードAを介して送信されて来た切り替え情報24bを受信する（図16（A）の②）。こ

れにより、ノードDは、リングネットワークL1の切り替え処理が必要であることを知り、ノードCには切り替え情報25a（③：ノードDが障害を検出したことによる切り替え要求）を、ノードAには切り替え情報25b（④：ノードDが障害を検出したことによる切り替え要求）を、それぞれ送信する。また、ノードDは、ノードBからの切り替え要求（②）に対するレスポンス27bをノードA（を介してノードB）に送信する。そして、ノードBが送信する切り替え情報によって、リングネットワークL1においても切り替え処理が実行される。

【0123】

その結果、デジタルラッパ方式における迂回経路とOHT方式における迂回経路とが一致することとなる。

【0124】

なお、図18における「def K byte」は、デフォルトK1/K2バイトを意味する。

【0125】

また、40Gの他のノードD等に障害が発生した場合も同様の処理となる。また、10GのノードA、B等の障害については、10GのリングネットワークL1等においてのみ、APSプロトコルによる切り替え処理が実行される。

【0126】

5. 他の実施の形態

前述した実施の形態では、4つのリングネットワークL1～L4が接続されたネットワークシステムの例を示したが、2つ、3つ、または5つ以上のリングネットワークが接続されたネットワークシステムにも本発明を適用することができる。図19は、複数のリングネットワークを接続したネットワークシステムの一構成例を示している。

【0127】

また、前述した実施の形態では、フレームがタイムスロットに多重化されるSONETを例に説明しているが、SONETにおける各タイムスロットを波長に割り当てたWDM (Wavelength Division Multiplexing) により、本発明を実現することもできる。

【0128】

さらに、各リングネットワークL1～L5がUPSR方式により構成されている場合にも本発明を適用することができる。

【0129】

(付記1) 複数のノード装置が伝送路により接続されたネットワークを複数接続するためのノード装置であって、

前記接続される複数のネットワークのそれぞれに設けられた伝送路からのデータをそれぞれ入力する複数の入力部と、

前記接続される複数のネットワークのそれぞれに設けられた伝送路へデータをそれぞれ出力する複数の出力部と、

前記入力部から入力されたデータを前記出力部にスイッチングするスイッチング部と、

を備え、

前記入力部にデータを入力する伝送路のうち、前記複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路からのデータを入力する入力部が、他の入力部よりも高速の伝送速度を有する、

ノード装置。

【0130】

(付記2) 付記1において、

前記入力部の少なくとも一部が他の入力部と異なる伝送速度を有し、前記出力部の少なくとも一部が他の出力部と異なる伝送速度を有する、

ノード装置。

【0131】

(付記3) 付記1において、

前記出力部からデータを出力する伝送路のうち、前記複数のネットワーク間で共有される伝送路が存在する場合には、該共有される伝送路にデータを出力する出力部が、他の出力部よりも高速の伝送速度を有する、

ノード装置。

【0132】

(付記4) 付記1において,

前記複数のネットワークが双方向ラインスイッチリングにより構成され,

前記ノード装置は,

前記入力部にデータを入力する伝送路および前記出力部からデータを出力する伝送路が前記複数のネットワークのいずれの伝送路であるかを示すリング構成情報と記憶する記憶部と,

前記接続される複数のネットワークのそれぞれのトポロジー情報, スケルチ情報, および切り替え情報を, 前記リング構成情報に基づいて, 対応するネットワークごとに生成し前記出力部を介して送信する送信部と,

前記切り替え情報に基づいて, スイッチ動作およびブリッジ動作を含む切り替え処理を実行する切り替え部と,

をさらに備えているノード装置。

【0133】

(付記5) 付記1において,

前記入力部にデータを入力する前記伝送路の障害を検出する検出部と,

前記検出部により, 共有される伝送路に障害が検出された場合に, 切り替え情報を, 前記送信部により, 該伝送路が存在するすべてのネットワークまたはすべてのネットワークのうちのいずれか1つのネットワークへ送信するかどうかを判断する判断部と,

をさらに備えているノード装置。

【0134】

(付記6) 付記1から5のいずれか1つにおいて,

前記出力部が有する伝送速度よりも低速の伝送速度を有する前記入力部から, 該出力部にデータをスイッチングして出力する場合に, ディジタルラッパ方式またはO H B T方式によりデータを多重化して前記出力部に与える多重化部をさらに備えている,

ノード装置。

【0135】

(付記7) 付記1から6のいずれか1つにおいて,

前記入力部が、ディジタルラッパ方式またはOHT方式により多重化されたフレームデータを入力し、

前記ノード装置は、前記入力部から入力された前記フレームデータを多重分離し、前記入力部よりも低速の伝送速度を有する前記出力部に与える多重分離部をさらに備えている、

ノード装置。

【0136】

(付記8) 付記1から7のいずれか1つにおいて、

前記伝送路が光ファイバにより構成され、

前記データが前記伝送路上をタイムスロット、または、該タイムスロットを波長に対応させた波長分割多重により多重化されて送受信される、

ノード装置。

【0137】

(付記9) 複数の第1のノード装置が伝送路により接続された第1のネットワークと、

複数の第2のノード装置が伝送路により接続された第2のネットワークと、

前記第1のネットワークの伝送路の一部と前記第2のネットワークの伝送路の一部とに接続された第3のノード装置と、

を備え、

前記第3のノード装置は、該第3のノード装置に接続された前記伝送路の少なくとも一部により送受信されるデータを、それ以外の前記第1のネットワークの伝送路および前記第2のネットワークの伝送路により送受信されるデータよりも高速に送受信する、

ネットワークシステム。

【0138】

(付記10) 付記9において、

前記第3のノード装置が少なくとも2つ隣接して設けられ、

前記少なくとも2つの第3のノード装置間を接続する前記伝送路により送受信されるデータを、それ以外の前記第1のネットワークの伝送路および前記第2の

ネットワークの伝送路により送受信されるデータよりも高速に送受信される、ネットワークシステム。

【0139】

(付記11) 複数のノード装置が伝送路により接続された、双方向ラインスイッチリングにより構成されるネットワークを複数接続するためのノード装置が行うオーバヘッド情報送信方法であって、

該ノード装置に接続された前記伝送路が前記複数のネットワークのいずれの伝送路であるかを示すリング構成情報をあらかじめ記憶しておき、

前記接続される複数のネットワークのそれぞれのトポロジー情報、スケルチ情報、および切り替え情報を、前記前記リング構成情報に基づいて、前記複数のネットワークの対応するものごとに、前記伝送路を介してそれぞれ送信する、オーバヘッド情報送信方法。

【0140】

(付記12) 複数のノード装置が伝送路により接続された、双方向ラインスイッチリングにより構成されるネットワークを複数接続するためのノード装置が行う切り替え情報送信方法であって、

該ノード装置にデータを入力する伝送路に障害が発生した場合に、前記接続された複数のネットワークのいずれに、切り替え処理を引き起こすことを示す切り替え情報を送信するかを定めたデータをあらかじめ記憶しておき、

該ノード装置にデータを入力する伝送路の障害を検知し、

前記障害を検知すると、前記記憶したデータに基づいて、切り替え処理を引き起こすことを示す切り替え情報を、対応するネットワークに送信する、

切り替え情報送信方法。

【0141】

【発明の効果】

本発明によると、ネットワーク間を接続するノード装置を1つとすることができる。これにより、ネットワークを相互接続する際のハードウェアの増加、および、これに伴うコストの増大を抑えることができる。

【0142】

また、本発明によると、ネットワークを複数接続することに伴うトラフィックの輻輳を防止でき、また、伝送路の帯域を有効利用することができる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態によるネットワークシステムの構成例を示すブロック図である。

【図2】

(A) は、デジタルラッパ方式における情報の多重化方法を示し、(B) は、OHT方式における情報の多重化方法を示している。

【図3】

デジタルラッパ方式におけるノードCの構成を示すブロック図である。

【図4】

OHT方式におけるノードCの構成を示すブロック図である。

【図5】

本発明の一実施の形態によるネットワークシステムにおいて、障害が発生していない正常運用時における2つの伝送経路を例を示している。

【図6】

(A) は、正常運用時におけるリングネットワークL1上の切り替え情報の内容を示し、(B) は、正常運用時におけるリングネットワークL5上の切り替え情報の内容を示す。

【図7】

10GラインF14およびF15に障害が発生した場合における、伝送経路#1および#2の各迂回経路#3および#4を示し、(A) は、デジタルラッパ方式における迂回経路を、(B) は、OHT方式における迂回経路を、それぞれ示す。

【図8】

(A) は、10Gラインに障害が発生した場合のデジタルラッパ方式におけるリングネットワークL1の切り替え情報の送受信シーケンス図であり、(B) は、10Gラインに障害が発生した場合のデジタルラッパ方式におけるリング

ネットワークL5の切り替え情報の送受信シーケンス図である。

【図9】

(A) は、10Gラインに障害が発生した場合のOHT方式におけるリングネットワークL1の切り替え情報の送受信シーケンス図であり、(B) は、10Gラインに障害が発生した場合のOHT方式におけるリングネットワークL5の切り替え情報の送受信シーケンス図である。

【図10】

図8および図9の切り替え情報の内容を示す。

【図11】

40GラインF13およびF16に障害が発生した場合における、伝送経路#1および#2の各迂回経路#5および#6を示し、(A) は、ディジタルラッパ方式における迂回経路を、(B) は、OHT方式における迂回経路を、それぞれ示している。

【図12】

40Gラインに障害が発生した場合のディジタルラッパ方式における切り替え情報の送受信シーケンス図であり、(A) はリングネットワークL1のシーケンス図であり、(B) はリングネットワークL5のシーケンス図である。

【図13】

40Gラインに障害が発生した場合のOHT方式における切り替え情報の送受信シーケンス図であり、(A) はリングネットワークL1のシーケンス図であり、(B) はリングネットワークL5のシーケンス図である。

【図14】

図12および図13の切り替え情報の内容を示す。

【図15】

40GのリングネットワークL5 (および10GのリングネットワークL2) 上にあるノードCに障害が発生した場合における、伝送経路#1および#2の各迂回経路#7および#8を示し、(A) はディジタルラッパ方式における迂回経路を、(B) はOHT方式における迂回経路を、それぞれ示している。

【図16】

ノードCに障害が発生した場合のデジタルラッパ方式における切り替え情報の送受信シーケンス図であり、(A)はリングネットワークL1のシーケンス図であり、(B)はリングネットワークL5のシーケンス図である。

【図17】

ノードCに障害が発生した場合のOHT方式における切り替え情報の送受信シーケンス図であり、(A)はリングネットワークL1のシーケンス図であり、(B)はリングネットワークL5のシーケンス図である。

【図18】

図16および図17の切り替え情報の内容を示す。

【図19】

本発明によるネットワークシステムの他の構成例を示すブロック図である。

【図20】

(A)は、UPSR方式によるリングネットワークの構成およびデータの伝送の様子を示すブロック図であり、(B)は、BLSR方式によるリングネットワークの構成およびデータの伝送の様子を示すブロック図である。

【図21】

(A)は、UPSR方式によるリングネットワークにおいて、伝送路に障害が発生した場合の情報の伝送経路を示し、(B)は、BLSR方式によるリングネットワークにおいて、伝送路に障害が発生した場合の情報の伝送経路を示す。

【図22】

4つのリングネットワークL1～L4を結合した従来のネットワークシステムの構成を示すブロック図である。

【符号の説明】

A～L ノード装置

L1～L5 リングネットワーク

F11～F18, F21～F28 光ファイバ

F31～F38, F41～F48 光ファイバ

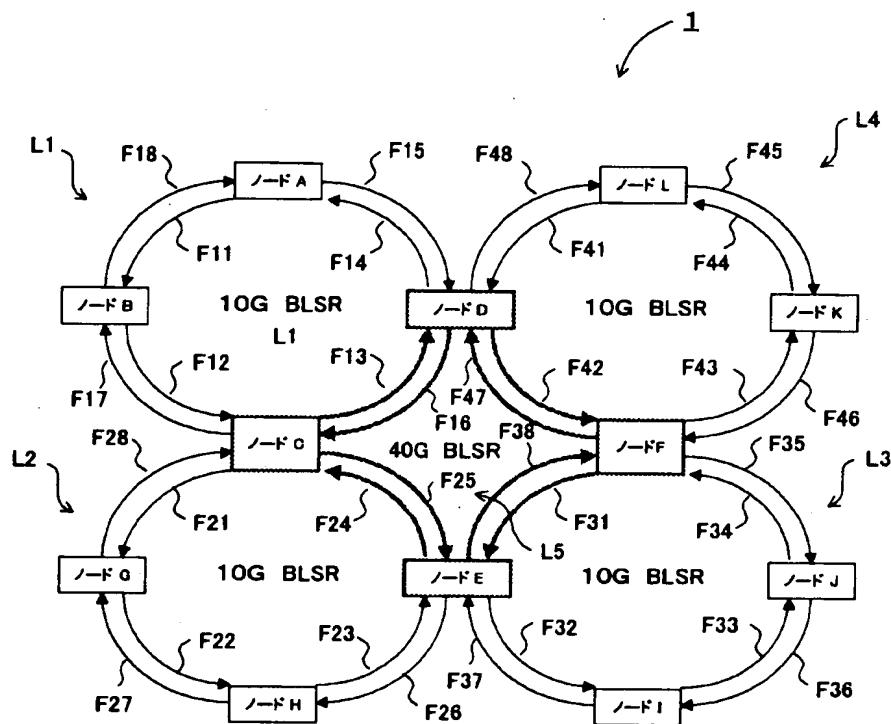
10, 50 制御装置

11, 12, 42, 43, 61, 62 光／電気信号変換器

13, 14, 40, 41, 59, 60 電気／光信号変換器
19, 20, 30, 31 スイッチ部
21, 22, 28, 29 ブリッジ部
23 スイッチコア部
32, 33 第1のデジタルラッパ部
34, 35 第3のデジタルラッパ部
36, 37 第2のデジタルラッパ部
38, 39 第4のデジタルラッパ部
55~58 O H B T部

【書類名】 図面

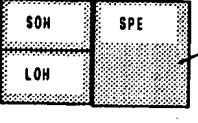
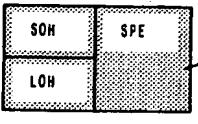
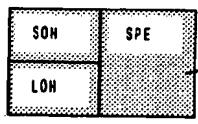
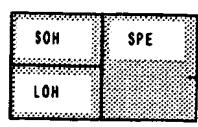
【図1】



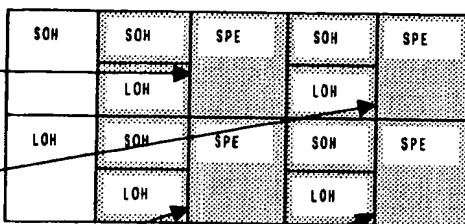
【図2】

(A)

10Gライン

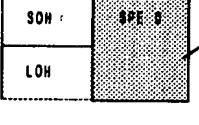
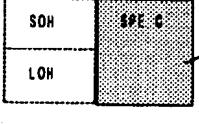
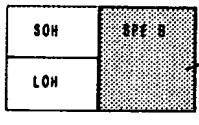
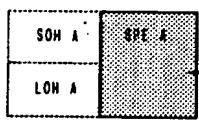


40Gライン

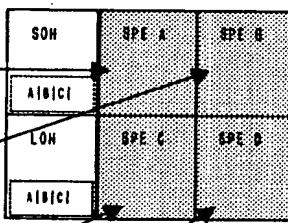


(B)

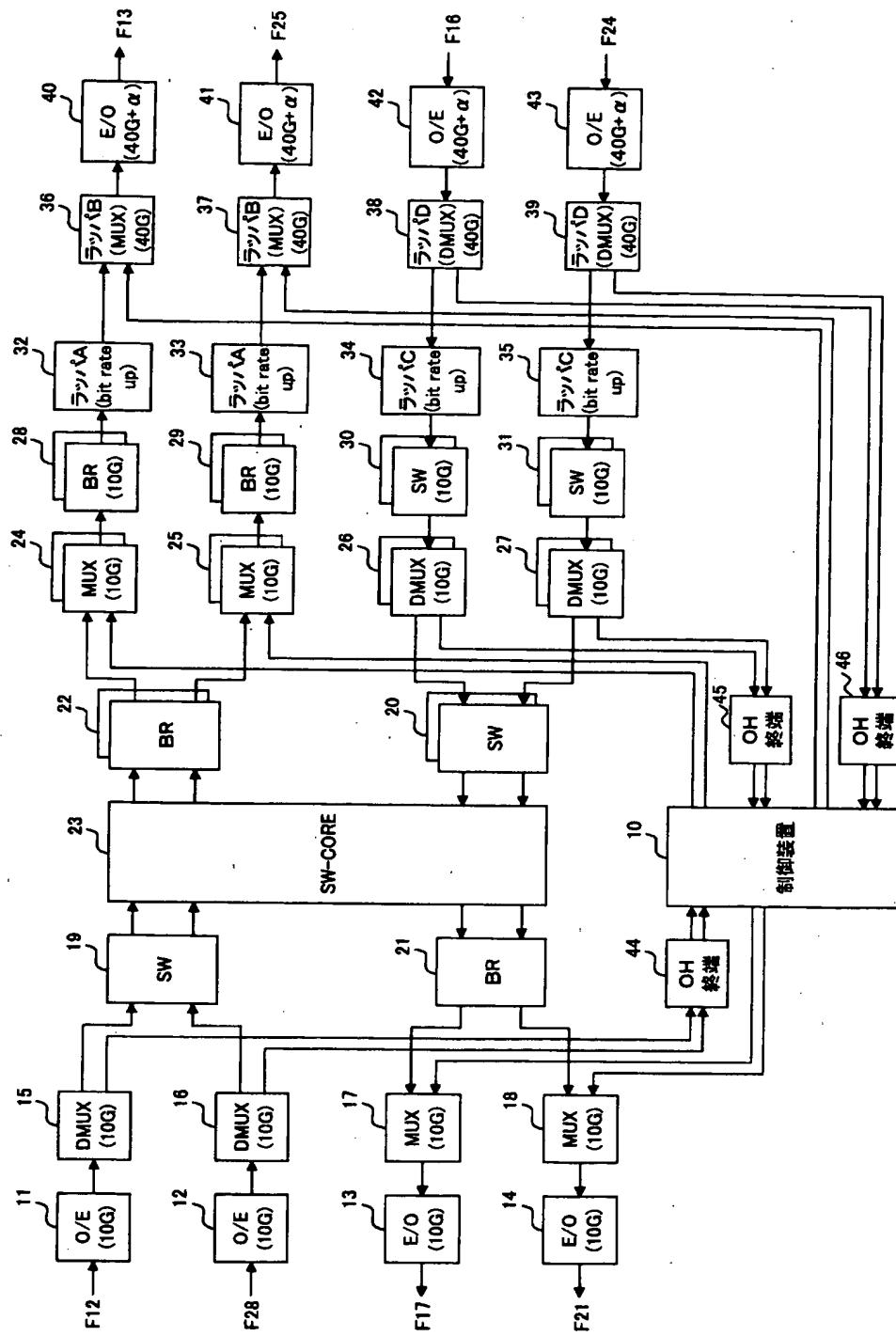
10Gライン



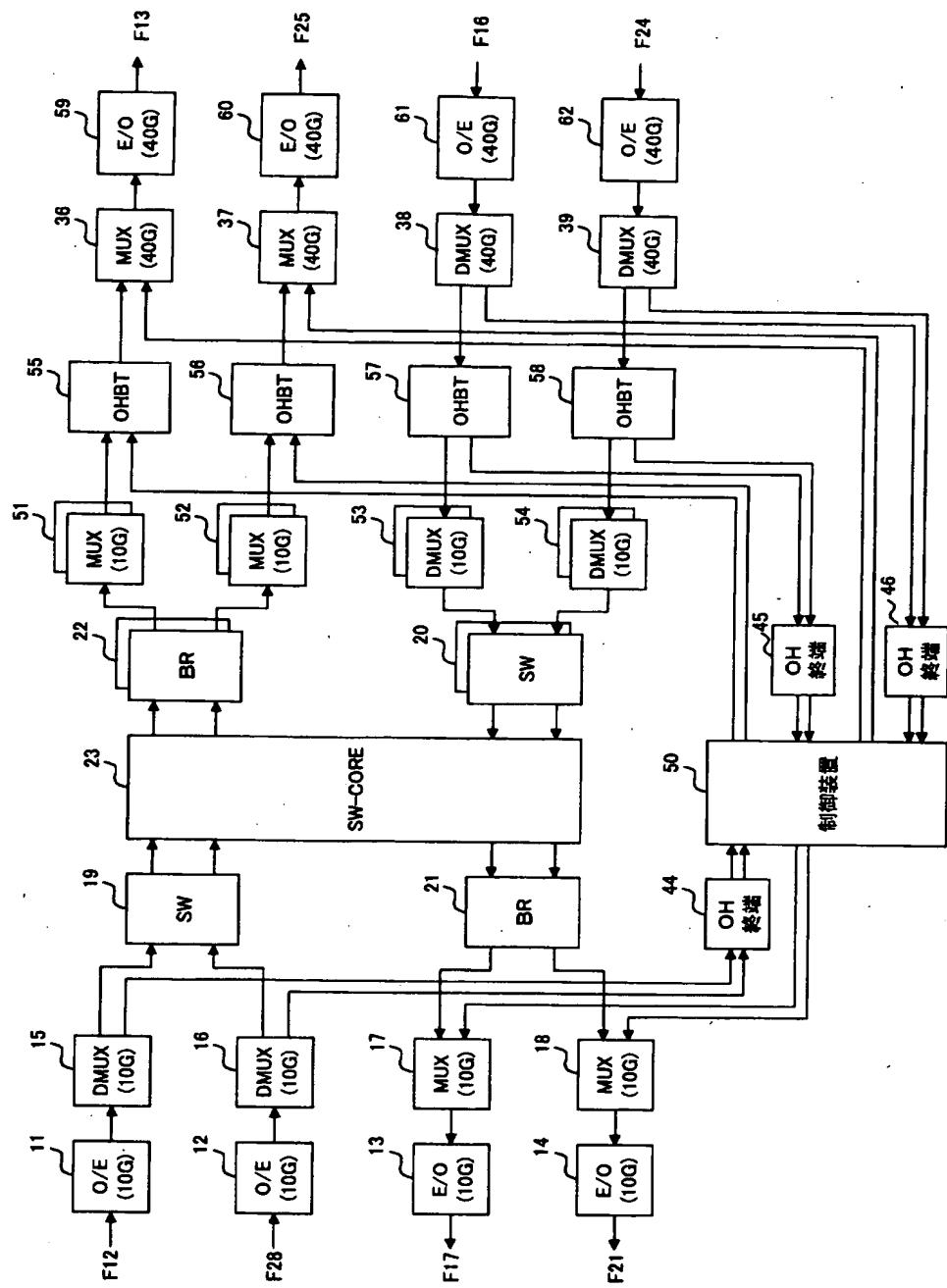
40Gライン



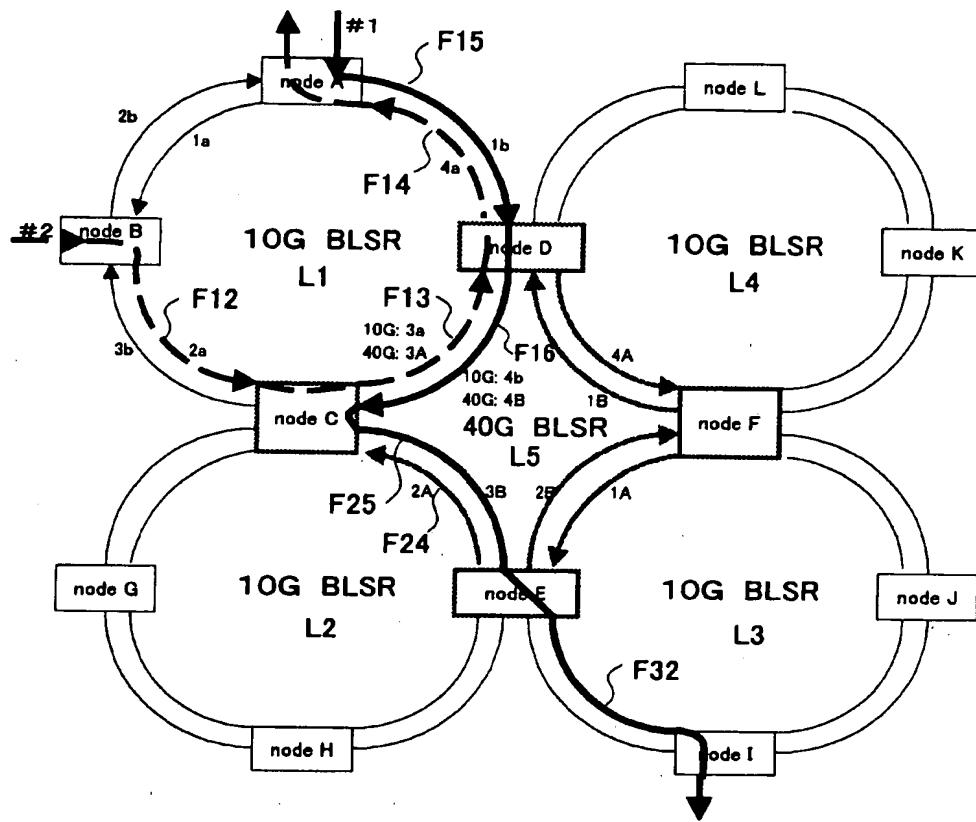
【図3】



【図4】



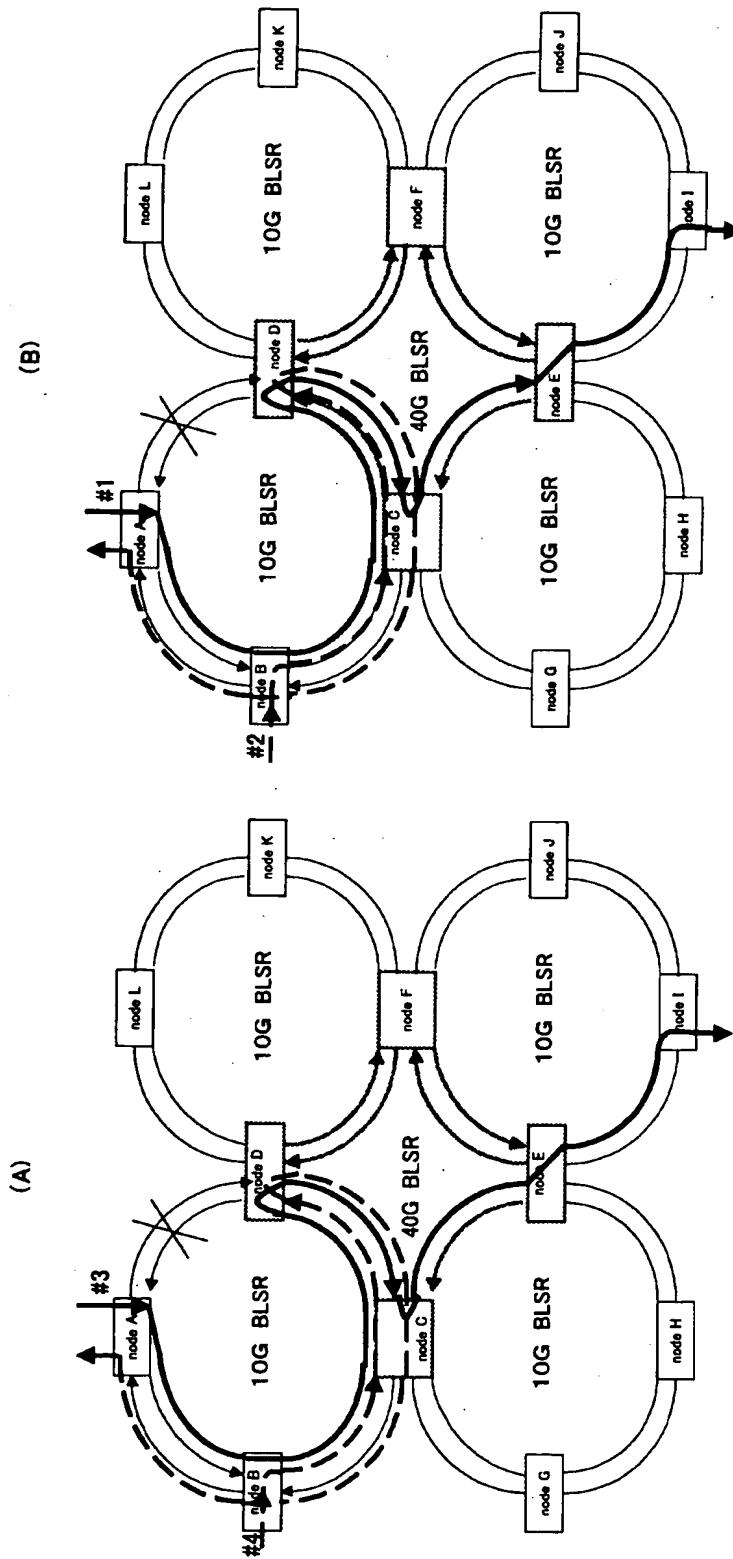
【図5】



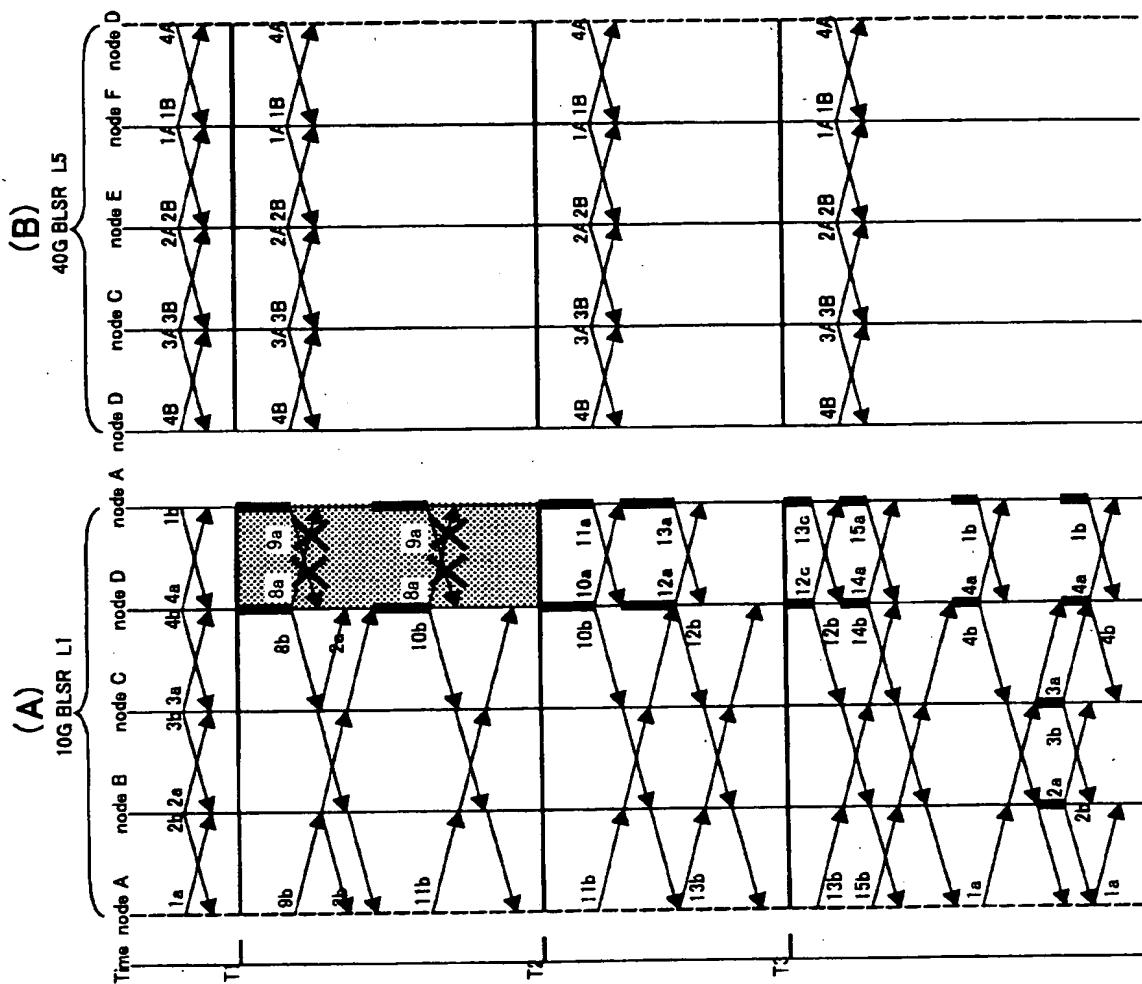
【図6】

(A)		(B)	
L1		L5	
K1	K2	K1	K2
1a	NR/B A/S/IDLE	1A	NR/E F/S/IDLE
1b	NR/D A/S/IDLE	1B	NR/D F/S/IDLE
2a	NR/C B/S/IDLE	2A	NR/C E/S/IDLE
2b	NR/A B/S/IDLE	2B	NR/F E/S/IDLE
3a	NR/D C/S/IDLE	3A	NR/D C/S/IDLE
3b	NR/B C/S/IDLE	3B	NR/E C/S/IDLE
4a	NR/A D/S/IDLE	4A	NR/F D/S/IDLE
4b	NR/C D/S/IDLE	4B	NR/C D/S/IDLE

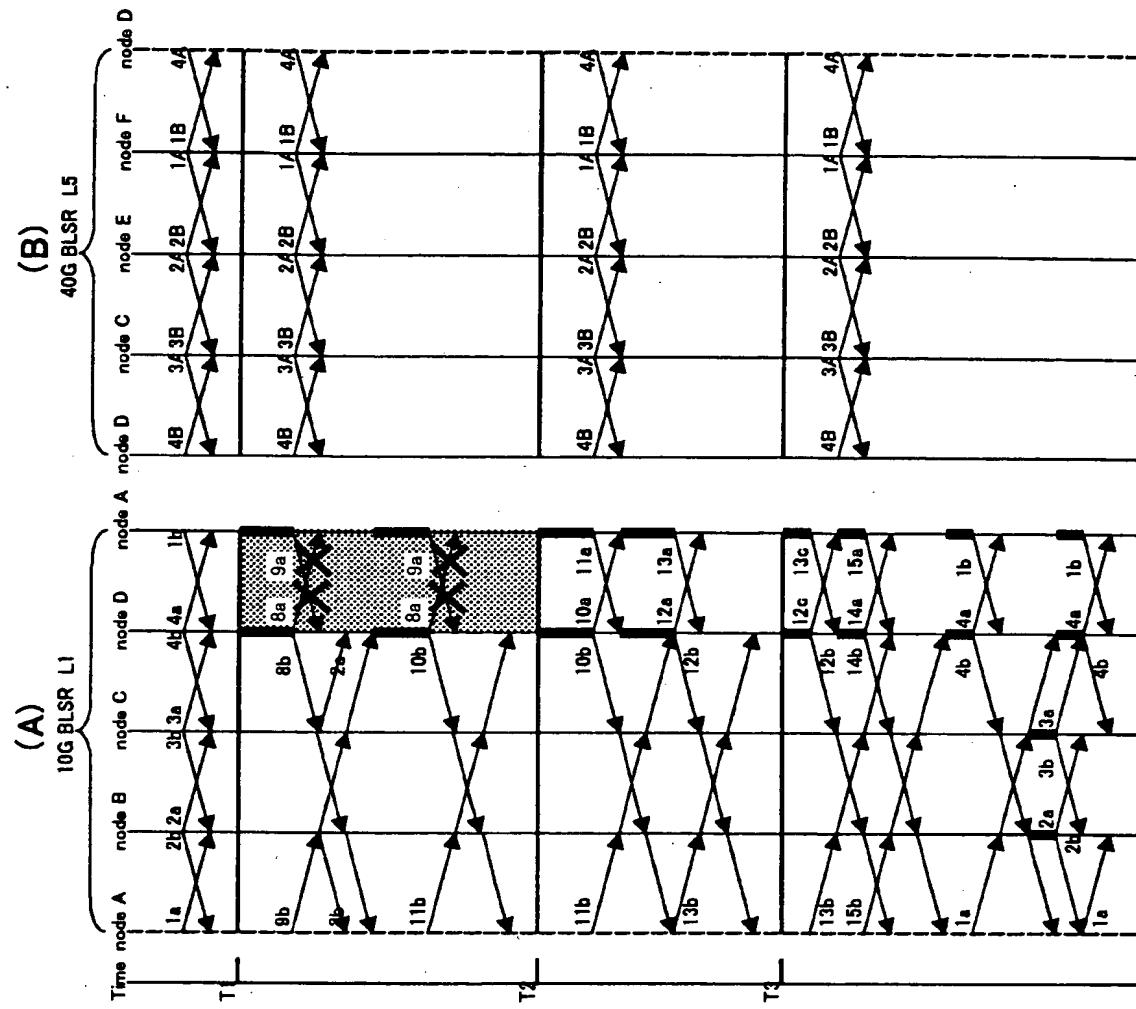
【図7】



【図8】



【図9】

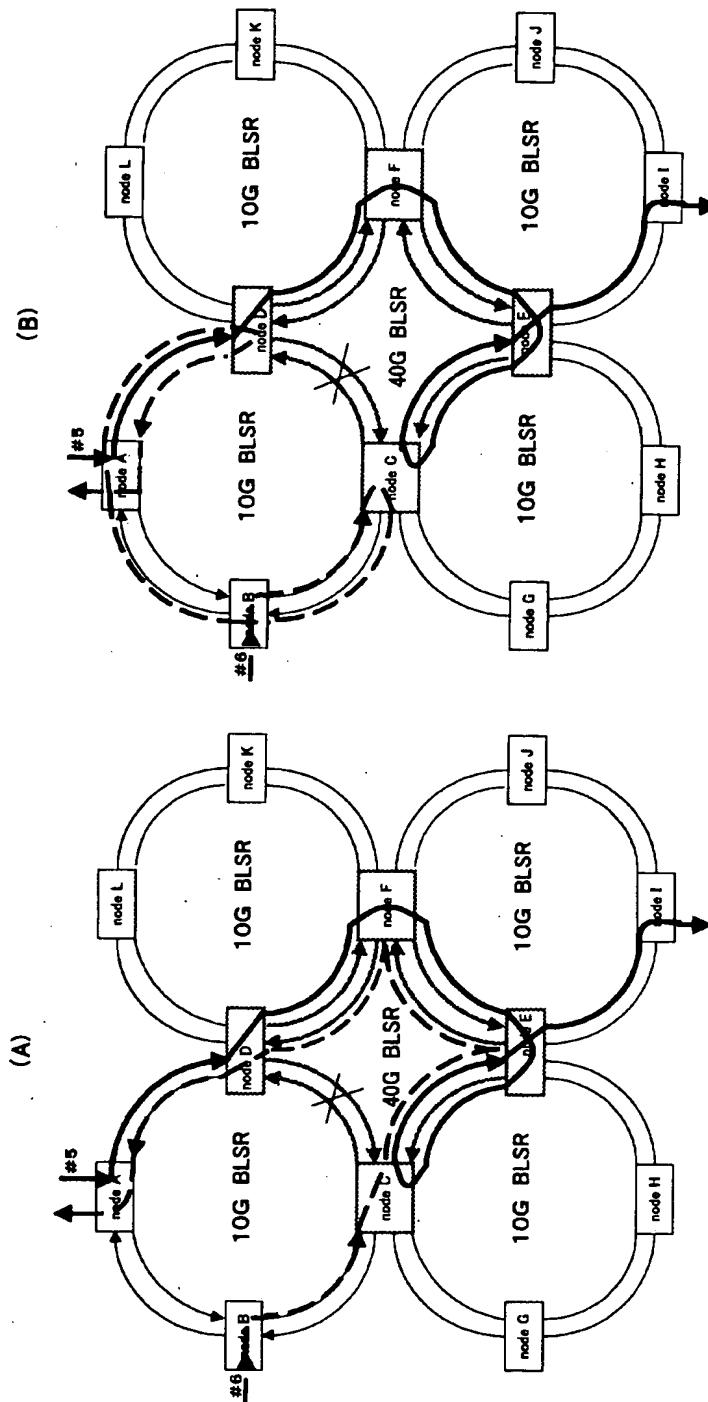


【圖 10】

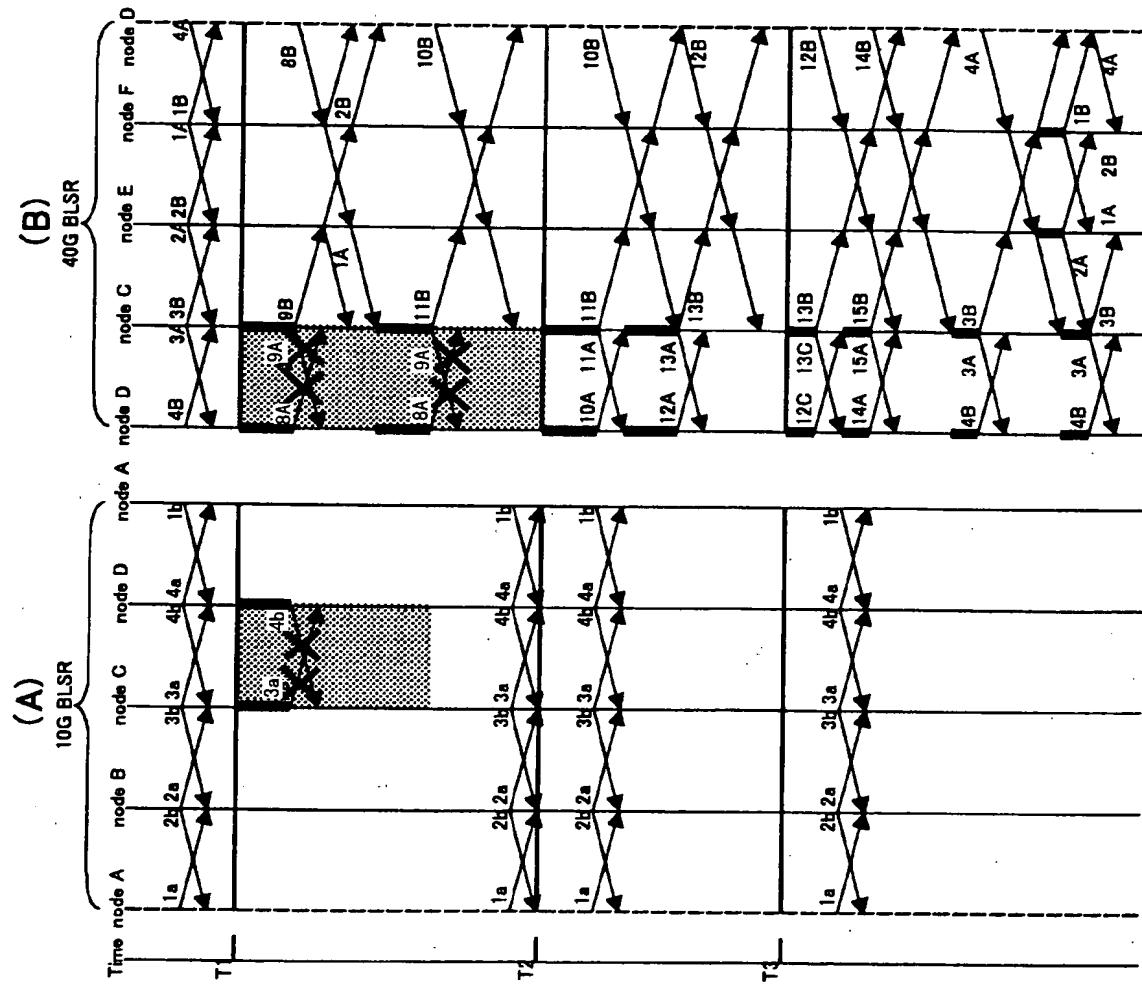
K ₁		K ₂	
SF-R/A	D/S/ RD	SF-R/A	D/I/L/ IDLE
SF-R/D	A/S/ RD	SF-R/D	A/I/L/ IDLE
RR-R/A	D/S/ Br&Sw	RR-R/A	D/I/ Br&Sw
RR-R/D	A/S/ Br&Sw	SF-R/D	A/I/ Br&Sw
WTR/A	D/S/ Br&Sw	WTR/A	D/I/ Br&Sw
WTR/D	A/S/ Br&Sw	WTR/D	A/I/ Br&Sw
RR-R/D	A/S/ Br&Sw	NR/A	D/S/ Br
NR/A	D/I/ Br	NR/D	A/S/ Br
NR/D	A/I/ Br	NR/D	A/L/ Br

K1		K2	
NR/B	A/S/IDLE	NR/E	F/S/IDLE
1a	NR/D	NR/D	F/S/IDLE
1b	NR/C	NR/C	E/S/IDLE
2a	NR/A	NR/B	E/S/IDLE
2b	NR/D	NR/D	C/S/IDLE
3a	NR/B	NR/B	C/S/IDLE
3b	NR/A	NR/A	D/S/IDLE
4a	NR/C	NR/C	D/S/IDLE
4b			

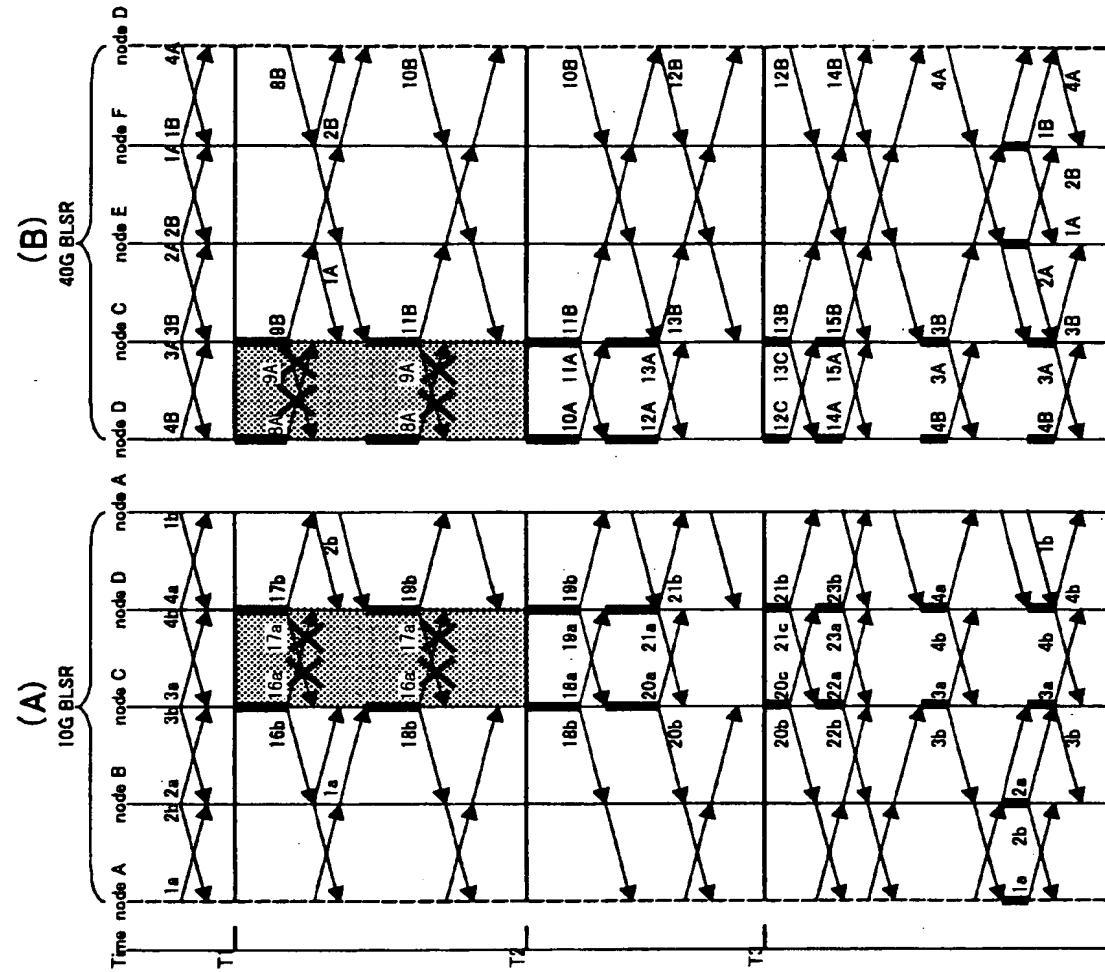
【図11】



【図12】



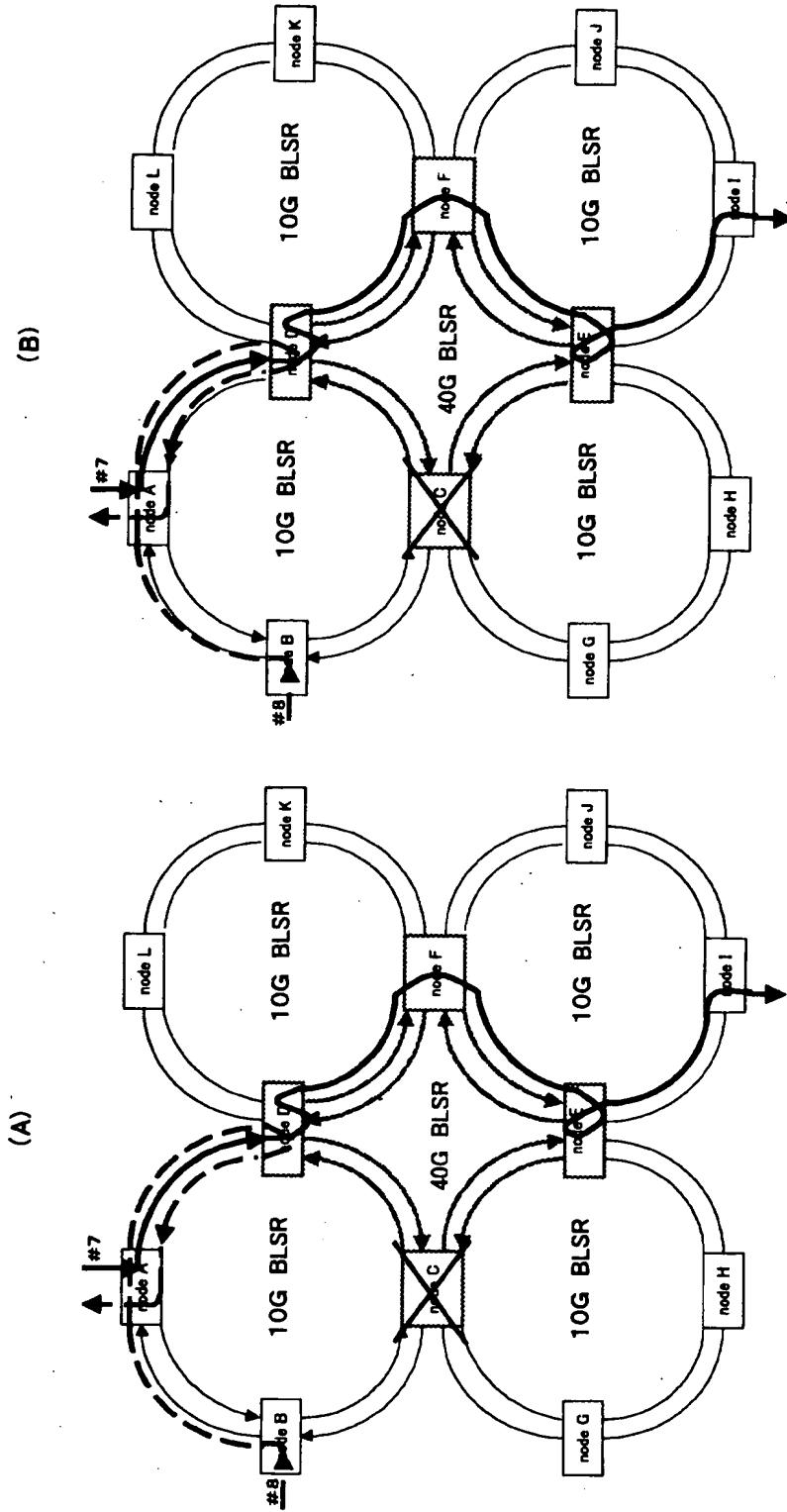
【図13】



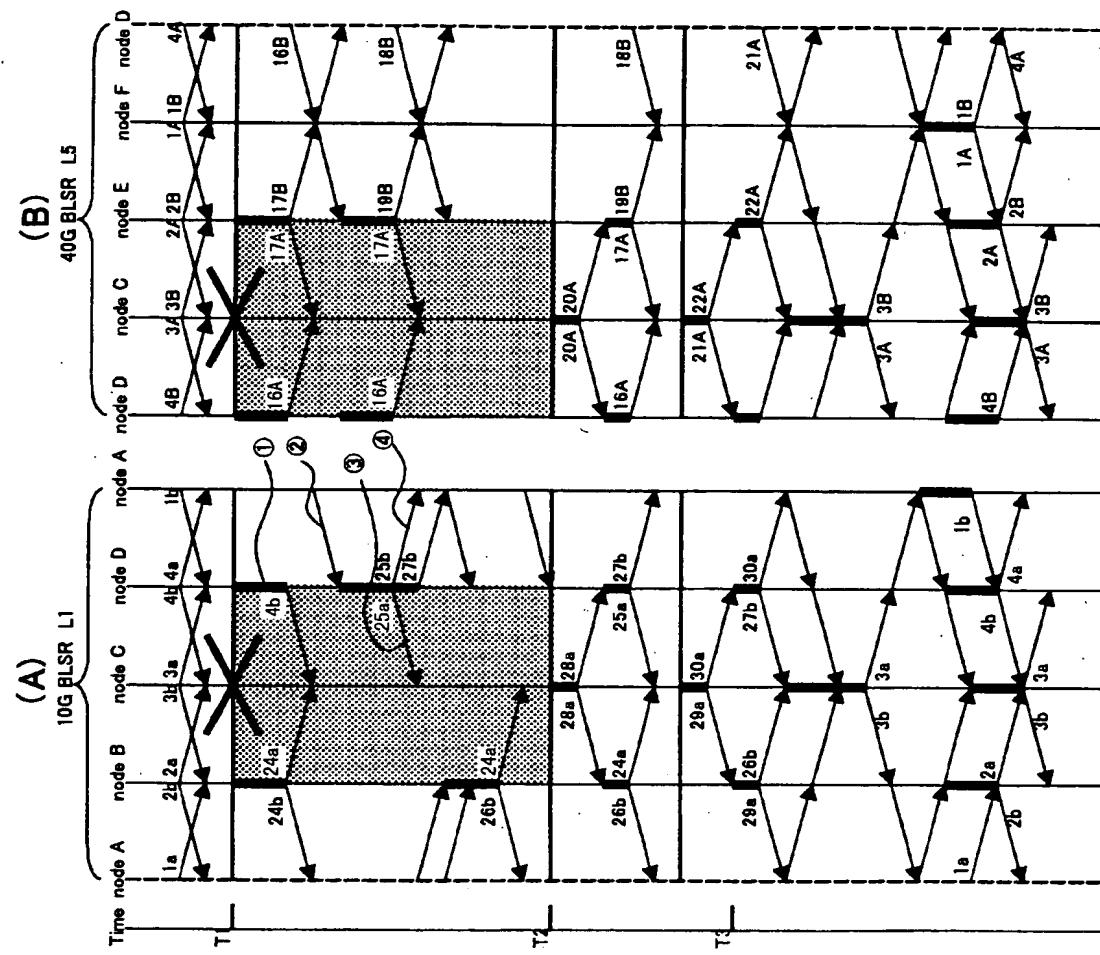
【図14】

K1	K2	K1	K2
1a	NR/B	16a	SF-R/D C/S/RDI
1b	NR/D	16b	SF-R/D C/L/IDLE
2a	NR/C	17a	SF-R/C D/S/RDI
2b	NR/A	17b	SF-R/C D/L/IDLE
3a	NR/D	18a	RR-R/D C/S/Br&Sw
3b	NR/B	18b	SF-R/D C/L/Br&Sw
4a	NR/A	18a	RR-R/C D/S/Br&Sw
4b	NR/C	18b	SF-R/C D/L/Br&Sw
		20a	WTR/D C/S/Br&Sw
		20b	WTR/D C/L/Br&Sw
		20c	RR-R/D C/S/Br&Sw
		21a	WTR/C D/S/Br&Sw
		21b	WTR/C D/L/Br&Sw
		21c	RR-R/C D/S/Br&Sw
		22a	NR/D C/S/Br
		22b	NR/D C/L/Br
		23a	NR/C D/S/Br
		23b	NR/C D/L/Br
		8A	SF-R/C D/S/RDI
		8B	SF-R/C D/L/IDLE
		9A	SF-R/D C/S/RDI
		9B	SF-R/D C/L/IDLE
		10A	RR-R/C D/S/Br&Sw
		10B	SF-R/C D/L/Br&Sw
		11A	RR-R/D C/S/Br&Sw
		11B	SF-R/D C/L/Br&Sw
		12A	WTR/C D/S/Br&Sw
		12B	WTR/C D/L/Br&Sw
		12C	RR-R/C D/S/Br&Sw
		13A	WTR/D C/S/Br&Sw
		13B	WTR/D C/L/Br&Sw
		13C	RR-R/D C/S/Br&Sw
		14A	NR/C D/S/Br
		14B	NR/C D/L/Br
		15A	NR/D C/S/Br
		15B	NR/D C/L/Br

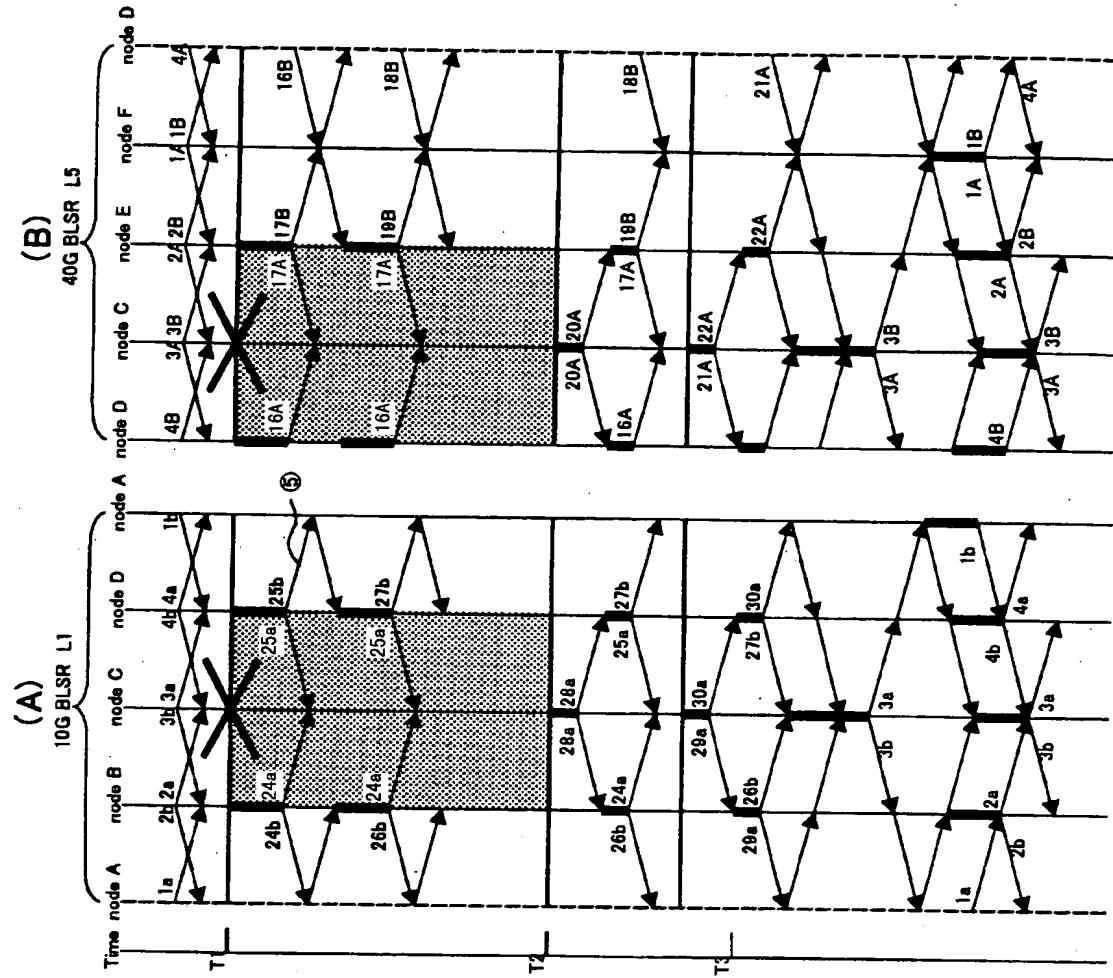
【図15】



【図16】



【図17】

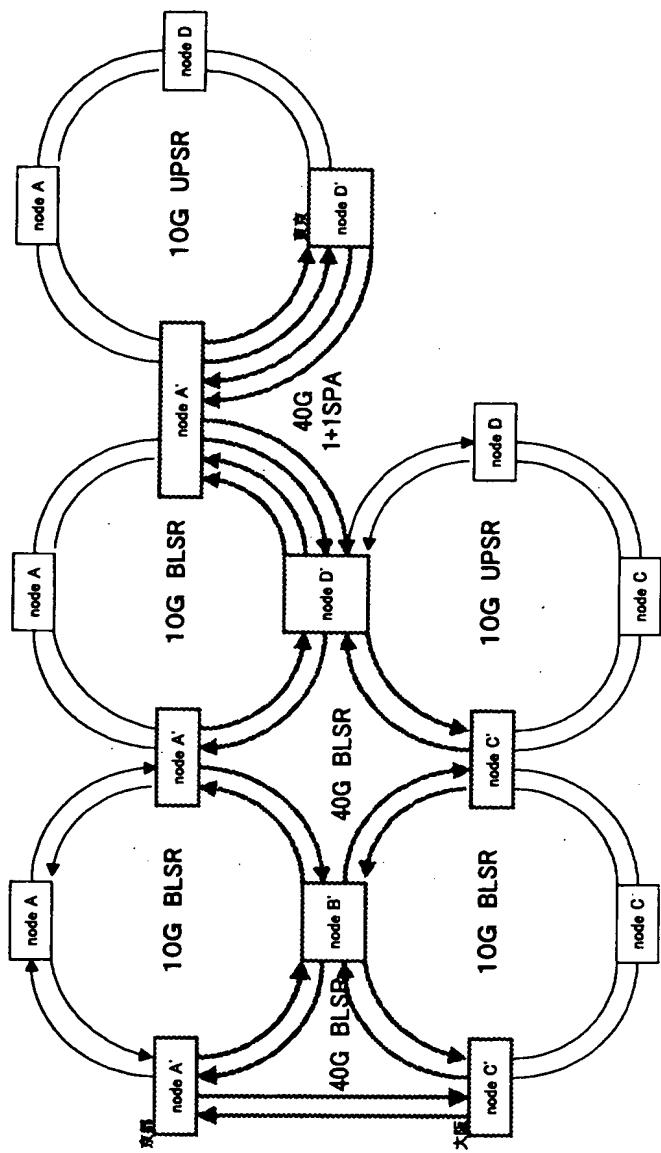


【図18】

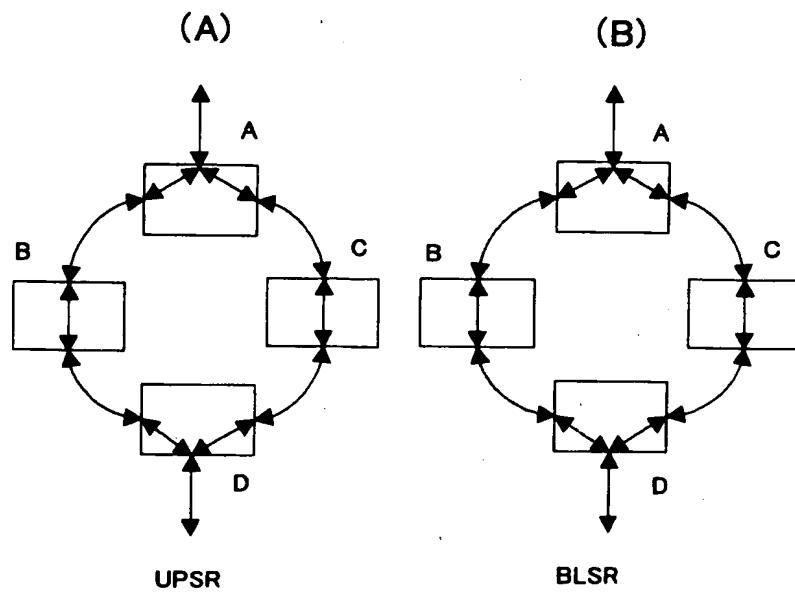
K1	K2		
1a	A/S/IDLE	24a	SF-R/C B/S/RDI
1b	A/S/IDLE	24b	SF-R/C B/L/IDLE
2a	B/S/IDLE	25a	SF-R/C D/S/RDI
2b	B/S/IDLE	25b	SF-R/C D/L/IDLE
3a	C/S/IDLE	26b	SF-R/C B/L/B&Sw
3b	C/S/IDLE	27b	SF-R/C D/L/B&Sw
4a	D/S/IDLE	28a	def K byte def K byte
4b	D/S/IDLE	29a	SF-R/D C/L/IDLE
		30a	SF-R/B C/L/IDLE

K1	K2		
1A	F/S/IDLE	16A	SF-R/C D/S/RDI
1B	F/S/IDLE	16B	SF-R/C D/L/IDLE
2A	E/S/IDLE	17A	SF-R/C E/S/RDI
2B	E/S/IDLE	17B	SF-R/C E/L/IDLE
3A	C/S/IDLE	18B	SF-R/C D/L/B&Sw
3B	C/S/IDLE	19B	SF-R/C E/L/B&Sw
4A	D/S/IDLE	20A	def K byte def K byte
4B	D/S/IDLE	21A	SF-R/E C/L/IDLE
		22A	SF-R/D C/L/IDLE

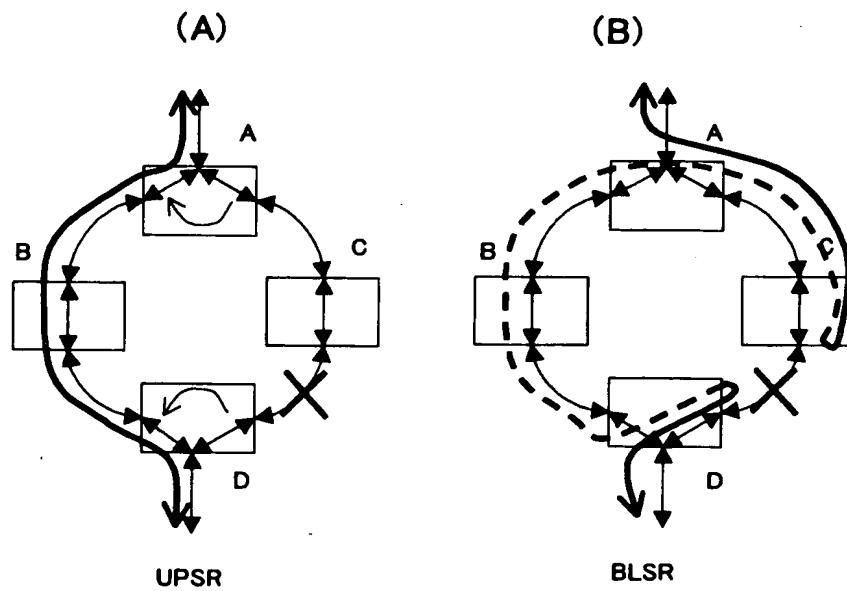
【図19】



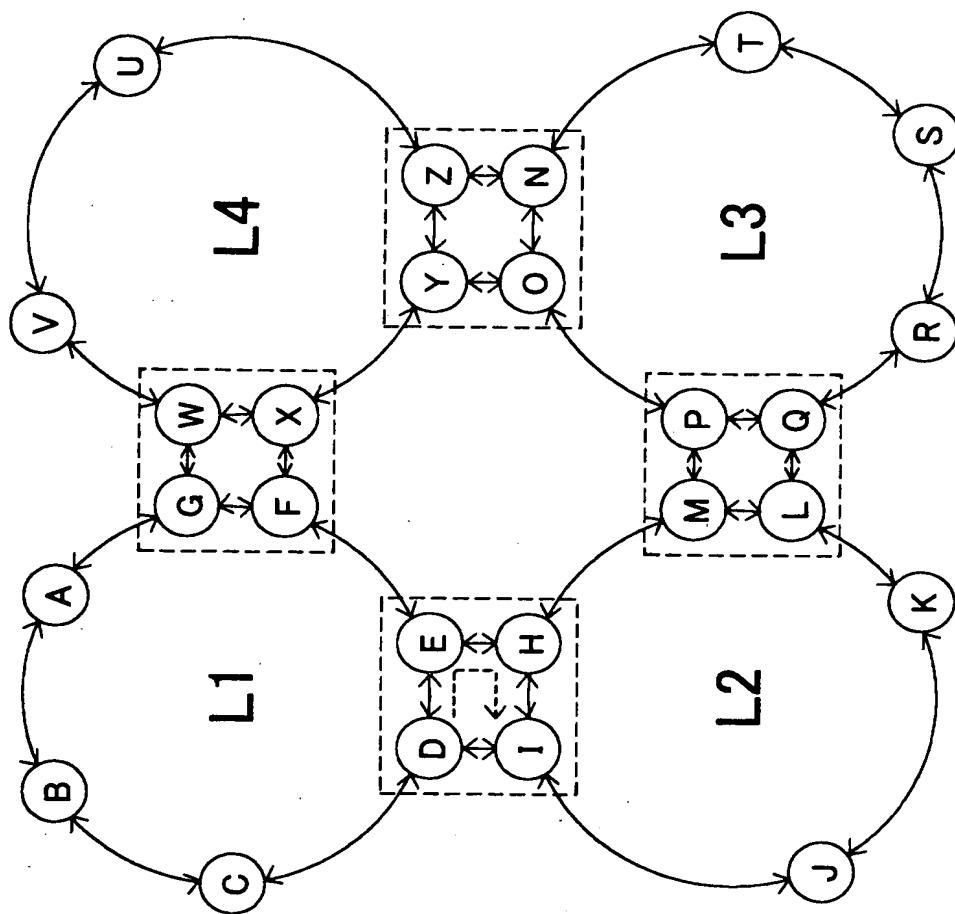
【図20】



【図21】



【図22】



【書類名】 要約書

【要約】

【課題】 リングネットワークを相互接続する際のハードウェアの増加を抑え、
トラフィックの輻輳を防止する。

【解決手段】 リングネットワークL1およびL2、およびL5を接続するため
に1つのノード装置Cが設けられる。ノード装置Cは、リングネットワーク間に
亘って送信されるトラフィックが送信される伝送路F13, F16, F24, F
25の伝送速度として40Gbpsを有し、それ以外の伝送路F17, F12,
F21, F28の伝送速度として10Gbpsを有する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2001-235507
受付番号	50101143154
書類名	特許願
担当官	井筒 セイ子 1354
作成日	平成13年 8月 8日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000005223
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号
【氏名又は名称】	富士通株式会社
【代理人】	申請人
【識別番号】	100094514
【住所又は居所】	神奈川県横浜市港北区新横浜3-9-5 第三東昇ビル3階 林・土井 国際特許事務所
【氏名又は名称】	林 恒徳

【代理人】

【識別番号】	100094525
【住所又は居所】	神奈川県横浜市港北区新横浜3-9-5 第三東昇ビル3階 林・土井 国際特許事務所
【氏名又は名称】	土井 健二

次頁無

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社